

Учреждение образования «Гомельский государственный технический университет имени П.О. Сухого»

УТВЕРЖДАЮ

Первый проректор ГГТУ
им. П.О. Сухого

_____ О.Д. Асенчик

«____» _____ 2023 г.

Регистрационный № УД-_____/уч.

АРХИТЕКТУРА ЭВМ

Учебная программа учреждения высшего образования
по учебной дисциплине для специальности

6-05-0611-01 «Информационные системы и технологии (по направлениям)»

Учебная программа составлена на основе образовательного стандарта высшего образования первой ступени ОСВО 6-05-0611-01 - 2023, учебных планов учреждения образования «Гомельский государственный технический университет имени П.О. Сухого» по специальности 6-05-0611-01 «Информационные системы и технологии (по направлениям)», утвержденного 08.02.2023 г., регистрационный № 6-05-06-07/уч., утвержденного 14.03.2023 г., регистрационные № 6-05-06-33/уч.

СОСТАВИТЕЛЬ:

В.А. Савельев, доцент кафедры «Информационные технологии» учреждения образования «Гомельский государственный технический университет имени П.О. Сухого», кандидат технических наук, доцент

РЕЦЕНЗЕНТЫ

Ю.Л. Аникейчик, заместитель главного конструктора ОАО «СтанкоГомель»

Ю.В. Крышнев, заведующий кафедрой «Промышленная электроника» учреждения образования «Гомельский государственный технический университет имени П.О. Сухого», кандидат технических наук, доцент.

РЕКОМЕНДОВАНА К УТВЕРЖДЕНИЮ:

Кафедрой «Информационные технологии» учреждения образования «Гомельский государственный технический университет имени П.О. Сухого» (протокол № 14 от 17.05.2023 г.);

Научно-методическим советом факультета автоматизированных и информационных систем учреждения образования «Гомельский государственный технический университет имени П.О. Сухого»

(протокол № 9 от 17.05.2023 г.);

Научно-методическим советом заочного факультета учреждения образования «Гомельский государственный технический университет имени П.О. Сухого»

(протокол № __ от __.__.2023 г.);

Научно-методическим советом учреждения образования «Гомельский государственный технический университет имени П.О. Сухого»

(протокол № 7 от 27.06.2023 г.).

ПОЯСНИТЕЛЬНАЯ ЗАПИСКА

Вступление

Учебная дисциплина «Архитектура ЭВМ» входит в компонент учреждения высшего образования цикла общепрофессиональных и специальных дисциплин подготовки специалистов по специальности 6-05-0611-01 «Информационные системы и технологии (по направлениям)».

Цель и задачи учебной дисциплины

Цель учебной дисциплины: формирование у обучаемого профессиональных компетенций, приобретение им профессиональных знаний, а также овладение умениями и навыками в области архитектуры ЭВМ.

Задачи учебной дисциплины: приобретение знаний о строении и принципах функционирования компонентов архитектуры ЭВМ, взаимодействии компонентов между собой; формирование навыков настройки и эксплуатации компонентов архитектуры ЭВМ; изучение принципов организации различных архитектур ЭВМ, тенденций их развития.

Место учебной дисциплины в системе подготовки специалистов, связи с другими учебными дисциплинами

Дисциплина базируется на знаниях, полученных при изучении следующих дисциплин:

- математика;
- физика;
- основы алгоритмизации и программирования.

Знания и умения, полученные при изучении данной дисциплины, необходимы для изучения последующих дисциплин направления специальности.

Требования к освоению учебной дисциплины и компетентности специалиста

В результате изучения учебной дисциплины студент должен:

знать:

- архитектуру процессора, назначение его основных блоков и входов/выходов, механизмы управления обработкой команд;
- организацию памяти компьютеров, назначение сегментов, организацию стека и буферов ввода-вывода;

уметь:

- характеризовать различные варианты организации и устройства компьютеров и вычислительных систем;

– анализировать класс решаемых задач и возможности применения конкретной архитектуры компьютера;

владеть:

- способами построения архитектур компьютеров;
- способами построения основных логических устройств компьютера;
- методикой логического проектирование основных вычислительных узлов компьютера.

В результате изучения дисциплины студент должен обладать следующими компетенциями:

- УК-1. Владеть основами исследовательской деятельности, осуществлять поиск, анализ и синтез информации;
- БПК-10. Применять основные методы алгоритмизации, способы и средства получения, хранения, обработки информации при решении профессиональных задач;
- БПК-12. Разрабатывать и применять скриптовые сценарии решения задач в области системного и прикладного программного обеспечения;
- БПК-16. Разрабатывать программные комплексы и системы для решения профессиональных задач на основе базовых технологий сетевого программирования, типовых решений, инструментальных и языковых средств создания приложений клиент-серверной архитектуры.

Общее количество часов и количество аудиторных часов

Форма получения высшего образования: дневная, заочная

Учебная программа рассчитана на 108 часов. Из них для дневной формы получения высшего образования аудиторных 34 часа, в том числе: лекций – 17 часов; лабораторных занятий – 17 часов. Для заочной формы получения высшего образования аудиторных 8 часов, в том числе: лекций – 4 часов; лабораторных занятий – 4 часа.

Трудоемкость дисциплины 3 зачетных единиц.

Распределение аудиторного времени по видам занятий, курсам и семестрам:

	Дневная форма	Заочная форма
Курс	1	1
Семестр	1	1, 2
Лекции (часов)	17	4
Практические занятия (часов)	-	-
Лабораторные занятия (часов)	17	4
Всего аудиторных (часов)	34	8
Формы контроля знаний		
Зачёт (сем.)	1	2

СОДЕРЖАНИЕ УЧЕБНОГО МАТЕРИАЛА

Тема 1. Системы счисления. Представление информации в ЭВМ

Системы счисления. Представление сигналов с помощью двоичных кодов. Представление чисел в различных системах счисления. Перевод чисел из одной системы счисления в другую. Представление информации в ЭВМ.

Тема 2. Логические и арифметические основы ЭВМ

Логические операции И, ИЛИ, НЕ, ИСКЛЮЧАЮЩЕЕ ИЛИ. Базовые логические элементы. Прямой, обратный и дополнительный код. Алгоритмы арифметических операций с числами в различных кодах. Сумматоры. Реализация арифметических операций на аппаратном уровне. Арифметико-логические устройства.

Тема 3. Архитектура центрального процессора

Классификация процессоров. Процессоры Intel, ARM, AVR. Микроархитектура центрального процессора x86. Регистры. Архитектура инструкций центрального процессора x86.

Тема 4. Организация памяти ЭВМ

Типы памяти ЭВМ. Статические и динамические ОЗУ. Адресация памяти в реальном и защищенном режимах работы микропроцессора x86. Способы адресации. Уровни привилегий x86. Режим страничного доступа. Пакетный режим передачи. Организация стека.

Тема 5. Арифметический сопроцессор

Микроархитектура сопроцессора. Представление чисел с плавающей точкой в стандарте IEEE754. Регистровый стек сопроцессора. Служебные регистры сопроцессора. Архитектура инструкций сопроцессора.

Тема 6. Система прерываний

Понятие прерывания и исключения. Источники прерываний. Приоритет прерываний. Реакция процессора x86 на прерывания. Таблица векторов прерываний в реальном и защищенном режимах работы процессора x86. Аппаратная реализация системы прерываний. Программируемый контроллер прерываний.

Тема 7. Система ввода/вывода

Параллельный и последовательный интерфейсы. Архитектура контроллера параллельного ввода/вывода. Параллельный интерфейс IEEE1284 (LPT-порт). Архитектура контроллера последовательной синхронно-асинхронной приемо-передачи. Последовательные интерфейсы RS-232C (COM-порт), IEEE1394 (FireWire), PCI Express, SATA, PS/2, USB.

Тема 8. Архитектура микроконтроллеров

Уровень микроархитектуры ARM и AVR. Архитектура инструкций. Основные периферийные устройства микроконтроллеров: таймеры, ЦАП, АЦП, последовательные интерфейсы USART, SPI, I2C, 1-Wire.

Библиотека ГГТУ им.П.О.Суворова

УЧЕБНО-МЕТОДИЧЕСКАЯ КАРТА УЧЕБНОЙ ДИСЦИПЛИНЫ
(Дневная форма получения образования)

Номер раздела, темы	Название раздела, темы	Количество аудиторных часов					Количество часов УСР*	Форма контроля знаний
		Лекции	Практические занятия	Семинарские занятия	Лабораторные занятия	Иное		
1	2	3	4	5	6	7	8	9
1	Системы счисления. Представление информации в ЭВМ							
1.1	Системы счисления. Представление сигналов с помощью двоичных кодов. Представление чисел в различных системах счисления. Перевод чисел из одной системы счисления в другую. Представление информации в ЭВМ.	2			2			зачёт, защита отчёта по лаб. работе
2	Логические и арифметические основы ЭВМ							
2.1	Логические операции И, ИЛИ, НЕ, ИСКЛЮЧАЮЩЕЕ ИЛИ. Базовые логические элементы. Прямой, обратный и дополнительный код. Алгоритмы арифметических операций с числами в различных кодах. Сумматоры. Реализация арифметических операций на аппаратном уровне. Арифметико-логические устройства.	2			2			зачёт, защита отчёта по лаб. работе
3	Архитектура центрального процессора							
3.1	Классификация процессоров. Процессоры Intel, ARM, AVR. Микроархитектура центрального	2			2			зачёт, защита отчёта по лаб.

	процессора x86. Регистры. Архитектура инструкций центрального процессора x86.							работе
4	Организация памяти ЭВМ							
4.1	Типы памяти ЭВМ. Статические и динамические ОЗУ. Адресация памяти в реальном и защищенном режимах работы микропроцессора x86. Способы адресации. Уровни привилегий x86. Режим страничного доступа. Пакетный режим передачи. Организация стека.	3			2			зачёт, защита отчёта по лаб. работе
5	Арифметический сопроцессор							
5.1	Микроархитектура сопроцессора. Представление чисел с плавающей точкой в стандарте IEEE754. Регистровый стек сопроцессора. Служебные регистры сопроцессора. Архитектура инструкций сопроцессора.	2			2			зачёт, защита отчёта по лаб. работе
6	Система прерываний							
6.1	Понятие прерывания и исключения. Источники прерываний. Приоритет прерываний. Реакция процессора x86 на прерывания. Таблица векторов прерываний в реальном и защищенном режимах работы процессора x86. Аппаратная реализация системы прерываний. Программируемый контроллер прерываний.	2			2			зачёт, защита отчёта по лаб. работе
7	Система ввода/вывода							
7.1	Параллельный и последовательный интерфейсы. Архитектура контроллера параллельного ввода/вывода. Парал-	2			2			зачёт, защита отчёта по лаб. работе

	ельный интерфейс IEEE1284 (LPT-порт). Архитектура контроллера последовательной синхронно-асинхронной приемо-передачи. Последовательные интерфейсы RS-232C (COM-порт), IEEE1394 (FireWire), PCI Express, SATA, PS/2, USB.							
8	Архитектура микроконтроллеров							
8.1	Уровень микроархитектуры ARM и AVR. Архитектура инструкций. Основные периферийные устройства микроконтроллеров: таймеры, ЦАП, АЦП, последовательные интерфейсы USART, SPI, I2C, 1-Wire.	2			3			зачёт, защита отчёта по лаб. работе
	Итого	17			17			

УЧЕБНО-МЕТОДИЧЕСКАЯ КАРТА УЧЕБНОЙ ДИСЦИПЛИНЫ
(Заочная форма получения образования)

Номер раздела, темы	Название раздела, темы	Количество аудиторных часов					Количество часов УСР*	Форма контроля знаний
		Лекции	Практические занятия	Семинарские занятия	Лабораторные занятия	Иное		
1	2	3	4	5	6	7	8	9
1	Системы счисления. Представление информации в ЭВМ							
1.1	Системы счисления. Представление сигналов с помощью двоичных кодов. Представление чисел в различных системах счисления. Перевод чисел из одной системы счисления в дру-	0,5						зачёт

	гую. Представление информации в ЭВМ.							
2	Логические и арифметические основы ЭВМ							
2.1	Логические операции И, ИЛИ, НЕ, ИСКЛЮЧАЮЩЕЕ ИЛИ. Базовые логические элементы. Прямой, обратный и дополнительный код. Алгоритмы арифметических операций с числами в различных кодах. Сумматоры. Реализация арифметических операций на аппаратном уровне. Арифметико-логические устройства.	0,5						зачёт
3	Архитектура центрального процессора							
3.1	Классификация процессоров. Процессоры Intel, ARM, AVR. Микроархитектура центрального процессора x86. Регистры. Архитектура инструкций центрального процессора x86.	0,5			2			зачёт, защита отчёта по лаб. работе
4	Организация памяти ЭВМ							
4.1	Типы памяти ЭВМ. Статические и динамические ОЗУ. Адресация памяти в реальном и защищенном режимах работы микропроцессора x86. Способы адресации. Уровни привилегий x86. Режим страничного доступа. Пакетный режим передачи. Организация стека.	0,5			2			зачёт, защита отчёта по лаб. работе
5	Арифметический сопроцессор							
5.1	Микроархитектура сопроцессора. Представление чисел с плавающей точкой в стандарте IEEE754. Регистровый стек сопроцессора. Слу-	0,5						зачёт

	жебные регистры сопроцессора. Архитектура инструкций сопроцессора.							
6	Система прерываний							
6.1	Понятие прерывания и исключения. Источники прерываний. Приоритет прерываний. Реакция процессора x86 на прерывания. Таблица векторов прерываний в реальном и защищенном режимах работы процессора x86. Аппаратная реализация системы прерываний. Програмируемый контроллер прерываний.	0,5						зачёт
7	Система ввода/вывода							
7.1	Параллельный и последовательный интерфейсы. Архитектура контроллера параллельного ввода/вывода. Параллельный интерфейс IEEE1284 (LPT-порт). Архитектура контроллера последовательной синхронно-асинхронной приемо-передачи. Последовательные интерфейсы RS-232C (COM-порт), IEEE1394 (FireWire), PCI Express, SATA, PS/2, USB.	0,5						зачёт
8	Архитектура микроконтроллеров							
8.1	Уровень микроархитектуры ARM и AVR. Архитектура инструкций. Основные периферийные устройства микроконтроллеров: таймеры, ЦАП, АЦП, последовательные интерфейсы USART, SPI, I2C, 1-Wire.	0,5						зачёт
	Итого	4			4			

ИНФОРМАЦИОННО-МЕТОДИЧЕСКАЯ ЧАСТЬ

Основная литература

1. Таненбаум, Э. Архитектура компьютера / Э. Таненбаум, Т. Остин ; [перевел с англ. Е. Матвеев]. - 6-е изд.. - Санкт-Петербург [и др.]: Питер, 2014. - 811 с.
2. Буза, М. К. Архитектура компьютеров : учебник для вузов / М. К. Буза. - Минск : Вышэйшая школа, 2015. - 413, [1] с.
3. Несвижский В. Программирование аппаратных средств в WINDOWS. - 2-е изд.. - Санкт-Петербург : БХВ-Петербург, 2008. - 528 с. + 1 электрон. опт. диск (CD-ROM).

Дополнительная литература

4. Архитектура ЭВМ: учебное пособие / авт.-сост. Е.В. Крахоткина, В. И. Терехин; Северо-Кавказский федеральный университет. – Ставрополь: Северо-Кавказский Федеральный университет (СКФУ), 2015. – 80 с. – Режим доступа: по подписке. – URL: <https://biblioclub.ru/index.php?page=book&id=457862> (дата обращения: 25.08.2023). – Библиогр.: с. 74-75. – Текст : электронный.
5. Архитектура ЭВМ и систем : учебное пособие / Ю. Ю. Громов, О. Г. Иванова, М. Ю. Серегин [и др.] ; Тамбовский государственный технический университет. – Тамбов : Тамбовский государственный технический университет (ТГТУ), 2012. – 200 с. – Режим доступа: по подписке. – URL: <https://biblioclub.ru/index.php?page=book&id=277352> (дата обращения: 25.08.2023). – Библиогр. в кн. – Текст : электронный.
6. Айдинян, А.Р. Аппаратные средства вычислительной техники : учебник : [16+] / А. Р. Айдинян. – Москва ; Берлин : Директ-Медиа, 2016. – 127 с. : ил., схем., табл. – Режим доступа: по подписке. – URL: <https://biblioclub.ru/index.php?page=book&id=443412> (дата обращения: 25.08.2023). – Библиогр. в кн. – ISBN 978-5-4475-8443-6. – DOI 10.23681/443412. – Текст : электронный.
7. Сычев, А.Н. ЭВМ и периферийные устройства : учебное пособие / А. Н. Сычев ; Томский Государственный университет систем управления и радиоэлектроники (ТУСУР), Факультет дистанционного обучения. – Томск : ТУСУР, 2016. – 113 с. : ил. – Режим доступа: по подписке. – URL: <https://biblioclub.ru/index.php?page=book&id=480966> (дата обращения: 25.08.2023). – Библиогр.: с. 110-111. – Текст : электронный.
8. Колесниченко, О. В. Аппаратные средства РС / О. Колесниченко, И. Шишигин. - 4-е изд., перераб. и доп.. - Санкт-Петербург : ВHV-Петербург, 2003. - 1004 с.
9. Рыбальченко, М. В. Организация ЭВМ и периферийные устройства : учебное пособие : [16+] / М. В. Рыбальченко. – Ростов-на-Дону ; Таганрог :

Южный федеральный университет, 2017. – 85 с. : ил. – Режим доступа: по подписке. – URL: <https://biblioclub.ru/index.php?page=book&id=500012> (дата обращения: 25.08.2023). – Библиогр.: с. 81. – ISBN 978-5-9275-2523-2. – Текст : электронный.

10. Чуканов, В. О. Логические и арифметические основы и принципы работы ЭВМ / В. О. Чуканов, В. В. Гуров. – 2-е изд., испр. – Москва : Национальный Открытый Университет «ИНТУИТ», 2016. – 167 с. : граф., схем. – Режим доступа: по подписке. – URL: <https://biblioclub.ru/index.php?page=book&id=428976> (дата обращения: 25.08.2023). – Библиогр. в кн. – ISBN 5-9556-0040-X. – Текст : электронный.

Электронные учебно-методические комплексы

1. Мурашко И.А. ЭВМ и периферийные устройства: электронный учебно-методический комплекс дисциплины / И.А. Мурашко. - Гомель: ГГТУ, 2011. Режим доступа: <https://elib.gstu.by/handle/220612/1906> (дата обращения: 25.08.2023).

Перечень компьютерных программ, наглядных и других пособий, методических указаний и материалов и технических средств обучения

1. Мурашко И.А. ЭВМ и периферийные устройства : курс лекций по одноименной дисциплине для студентов специальности 1-40 01 02 "Информационные системы и технологии (по направлениям)" дневной формы обучения / И. А. Мурашко. - Гомель : ГГТУ им. П. О. Сухого, 2011. - 100 с. Режим доступа: <https://elib.gstu.by/bitstream/handle/220612/1510/4052.pdf?sequence=8&isAllowed=y> (дата обращения: 25.08.2023).

2. Организация и функционирование ЭВМ : курс лекций для студентов специальности 1-40 01 02 «Информационные системы и технологии (по направлениям)» / А. В. Ковалев, Д. А. Литвинов. - Гомель: ГГТУ, 2010. - 56 с. Режим доступа: <https://elib.gstu.by/bitstream/handle/220612/1325/3938.pdf?sequence=8&isAllowed=y> (дата обращения: 25.08.2023).

Интернет-источники

1. Архитектура ЭВМ. Режим доступа: https://studme.org/397323/informatika/arhitektura_evm (дата обращения: 25.08.2023).

2. Архитектура ЭВМ и систем. Режим доступа: https://studme.org/93846/informatika/arhitektura_evm_i_sistem (дата обращения: 25.08.2023).

3. АРХИТЕКТУРА ЭВМ И СИСТЕМ В 2 Ч. Режим доступа:
https://studme.org/378426/informatika/arhitektura_evm_i_sistem_v_2_ch_chast_1
(дата обращения: 25.08.2023).

Примерный перечень лабораторных занятий

1. Системы счисления. Перевод чисел из одной системы счисления в другую.
2. Логические и арифметические операции над двоичными числами.
3. Простейшая программа на языке Ассемблера.
4. Представление чисел в процессоре x86. Исследование регистровой памяти процессора x86.
5. Выполнение целочисленных арифметических операций в процессоре x86.
6. Исследование работы арифметического сопроцессора x87
7. Исследование системы прерываний процессора x86.
8. Основы программирования микроконтроллеров.

Методы (технологии) обучения

Основными методами обучения, отвечающими целям изучения дисциплины, являются:

- элементы проблемного обучения (проблемное изложение), реализуемое на лекционных занятиях;
- внедрение элементов научных исследований и патентного поиска при проектировании конкретного объекта, при выполнении практических занятий, а также при самостоятельной работе.

Характеристика рекомендуемых методов и технологий обучения

Теоретические лекционные занятия чередуются с лабораторными занятиями, а также с управляемой самостоятельной работой. Учебно-методическое обеспечение ориентировано на освоение студентами основ инновационных технологий, умение работать с научно-технической литературой.

Организация самостоятельной работы

При изучении дисциплины рекомендуется использовать следующие формы самостоятельной работы:

- контролируемая самостоятельная работа в виде решения индивидуальных задач в аудитории во время проведения лабораторных прак-

тикумов под контролем преподавателя, в соответствии с расписанием;

- управляемая самостоятельная работа, в том числе в виде выполнения индивидуальных расчётных заданий с консультациями у преподавателя.

Диагностика компетенций студентов

Оценка уровня знаний студентов производится по десятибалльной шкале.

Для оценки достижений студента рекомендуется использовать следующий диагностический инструментарий:

- проведение текущих контрольных опросов по отдельным темам курса;
- выступление студентов на конференциях;
- сдача зачёта по дисциплине.

Вопросы к зачёту

1. Системы счисления.
2. Представление сигналов с помощью двоичных кодов.
3. Представление чисел в различных системах счисления.
4. Перевод чисел из одной системы счисления в другую.
5. Представление информации в ЭВМ.
6. Логические операции И, ИЛИ, НЕ, ИСКЛЮЧАЮЩЕЕ ИЛИ.
7. Базовые логические элементы.
8. Прямой, обратный и дополнительный код.
9. Алгоритмы арифметических операций с числами в различных кодах.
10. Сумматоры.
11. Реализация арифметических операций на аппаратном уровне.
12. Арифметико-логические устройства.
13. Классификация процессоров. Процессоры Intel, ARM, AVR.
14. Микроархитектура центрального процессора x86.
15. Регистры.
16. Архитектура инструкций центрального процессора x86.
17. Типы памяти ЭВМ.
18. Статические и динамические ОЗУ.
19. Адресация памяти в реальном и защищенном режимах работы микропроцессора x86.
20. Способы адресации.
21. Уровни привилегий x86.
22. Режим страничного доступа.
23. Пакетный режим передачи.
24. Организация стека.

25. Микроархитектура сопроцессора.
26. Представление чисел с плавающей точкой в стандарте IEEE754.
27. Регистровый стек сопроцессора.
28. Служебные регистры сопроцессора.
29. Архитектура инструкций сопроцессора.
30. Понятие прерывания и исключения. Источники прерываний.
31. Приоритет прерываний.
32. Реакция процессора x86 на прерывания.
33. Таблица векторов прерываний в реальном и защищенном режимах работы процессора x86.
34. Аппаратная реализация системы прерываний.
35. Программируемый контроллер прерываний.
36. Параллельный и последовательный интерфейсы.
37. Архитектура контроллера параллельного ввода/вывода.
38. Параллельный интерфейс IEEE1284 (LPT-порт).
39. Архитектура контроллера последовательной синхронно-асинхронной приемо-передачи.
40. Последовательные интерфейсы RS-232C (COM-порт), IEEE1394 (FireWire), PCI Express, SATA, PS/2, USB.
41. Уровень микроархитектуры ARM и AVR. Архитектура инструкций.
42. Основные периферийные устройства микроконтроллеров: таймеры, ЦАП, АЦП, последовательные интерфейсы USART, SPI, I2C, 1-Wire.

ПРОТОКОЛ СОГЛАСОВАНИЯ УЧЕБНОЙ ПРОГРАММЫ

Название учебной дисциплины, с которой требуется согласование	Название кафедры	Предложения об изменениях в содержании учебной программы учреждения высшего образования по учебной дисциплине	Решение, принятое кафедрой, разработавшей учебную программу (с указанием даты и номера протокола)
Архитектура графических устройств	ИТ	нет	
Программирование робототехнических систем на основе одноплатных компьютеров	ИТ	нет	

Заведующий кафедрой
«Информационные технологии»

К.С. Курочка