

Современные проблемы машиноведения : материалы XIII Междунар. науч.-техн. конф. (науч. чтения, посвящ. 125-летию со дня рождения П. О. Сухого), Гомель, 22 окт. 2020 г. / М-во образования Респ. Беларусь, Гомел. гос. техн. ун-т им. П. О. Сухого, ПАО «Компания «Сухой» ОКБ «Сухого» ; под общ. ред. А. А. Бойко. – Гомель, 2020. – С. 179–182.

АНАЛИЗ ГАРМОНИЧЕСКИХ СОСТАВЛЯЮЩИХ ВЫХОДНЫХ НАПРЯЖЕНИЯ И ТОКА УСТРОЙСТВА НАГРУЖЕНИЯ СИНХРОННЫХ ЭЛЕКТРОГЕНЕРАТОРОВ

А. А. Чигринец, С. В. Назарчук

Учреждение образования «Гомельский государственный технический университет имени П. О. Сухого», Республика Беларусь

Научный руководитель М. Н. Погуляев

Электрогенераторы переменного тока занимают особое место во всех отраслях народного хозяйства. Они широко применяются на транспорте, в промышленности, в сельском хозяйстве, являясь как основными, так и резервными источниками электрической энергии, поэтому одна из основных задач – поддержание резервных электрогенераторов в работоспособном состоянии.

Поддержать генераторные установки в рабочем состоянии позволяют испытания, проводимые с целью определения основных технических характеристик агрегатов, их наладки, выявления технических неисправностей и брака [1]–[3].

Цель работы заключается в разработке имитационной модели энергосберегающего устройства нагружения резервных электрогенераторов, позволяющей определять и анализировать его основные параметры и характеристики, а также в анализе гармонических составляющих выходных напряжения и тока данного устройства.

Структурная схема устройства нагружения будет иметь вид как на рис. 1 и содержать в своем составе следующие основные блоки: ДВ – приводной двигатель; СГ – синхронный генератор; УВ – управляемый выпрямитель; ВИ – ведомый инвертор; L – сглаживающий реактор; Т – согласующий трансформатор; СУиРЗ – система управления, регулирования и защиты.

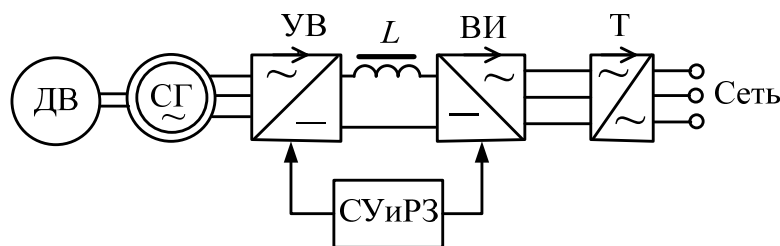


Рис. 1. Структурная схема устройства нагружения

Нагрузочное устройство, разработанное и созданное по представленной схеме, будет являться энергосберегающим за счет использования рекуперации энергии в сеть, а также отвечать всем требованиям регламента при проведении испытаний резервных электрогенераторов.

Имитационная модель энергосберегающего устройства нагружения синхронных электрогенераторов, разработанная в прикладной программе MatLab, представлена на рис. 2.

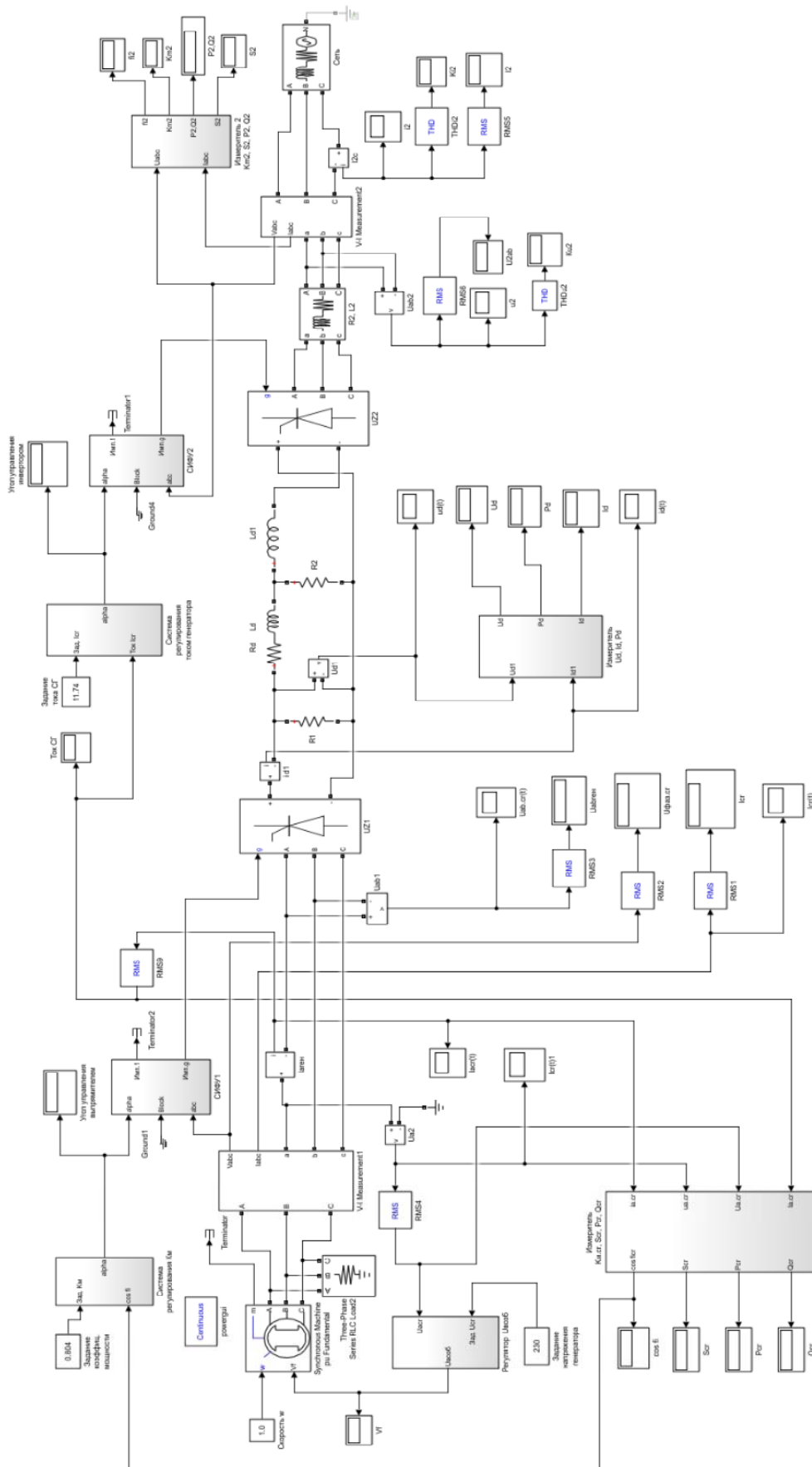


Рис. 2. Имитационная модель энергосберегающего устройства нагрузки резервных электрогенераторов

Гармонический анализ выходного тока устройства нагружения приведен на рис. 3.

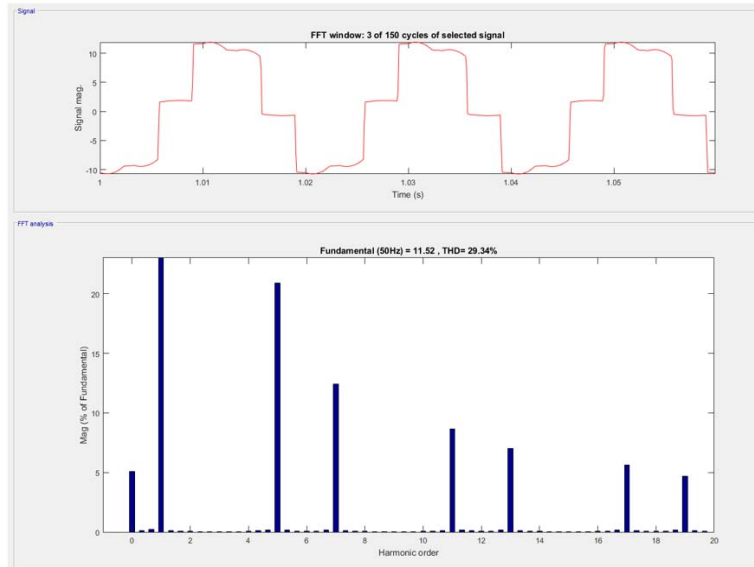


Рис. 3. Гармонический анализ выходного тока устройства нагружения

Суммарный коэффициент гармонических составляющих напряжения (коэффициент искажений синусоидальности кривой напряжения) на входе нагрузителя достаточно большой. В то же время влияние нагрузителя на питающую сеть невелико (коэффициент несинусоидальности – от 3,57 до 4,72 %) и не превышает нормально допустимых значений (8 %), установленных ГОСТ 30824.4.30–2013 и ГОСТ 32144–2013 для сетей 0,38 кВ [4].

Гармонический анализ выходного напряжения устройства нагружения представлен на рис. 4.

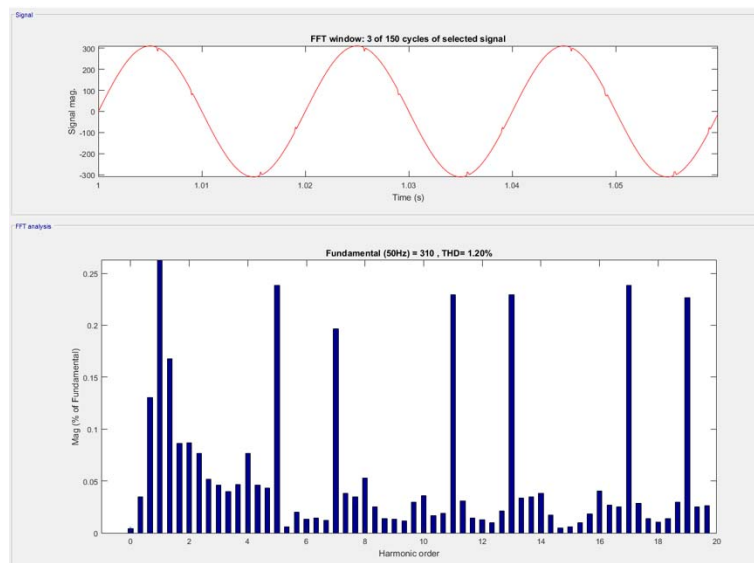


Рис. 4. Гармонический анализ выходного напряжения устройства нагружения

Суммарный коэффициент гармонических составляющих тока (коэффициент несинусоидальности тока) на входе и выходе примерно одинаков и составляет 22–27 %. Такие достаточно высокие значения обусловлены спецификой работы статических тиристорных преобразователей, у которых входные токи при активно-индуктивной нагрузке имеют практически прямоугольную форму. Это при разложении в ряд Фурье дает широкий спектр высших гармоник.

Литература

1. Алябьев, В. Н. Об испытаниях электроагрегатов по энергосберегающей технологии / В. Н. Алябьев, О. М. Рыбалкин, В. В. Шевяков. – Курск : КурскГТУ, 2011. – 400 с.
2. Брускин, Д. Э. Электрические машины и микромашины : учеб. для электротехн. специальностей вузов / Д. Э. Брускин, А. Е. Зохорович, В. С. Хвостов. – 3-е изд., перераб. и доп. – М. : Высш. шк., 1990. – 528 с.
3. Штерн, В. И. Дизель-генераторы переменного тока напряжением до 400 В / В. И. Штерн, А. А. Самойлов. – М. : Энергия, 1972. – 104 с.
4. Теоретические и экспериментальные исследования энергосберегающих устройств поверочного нагружения резервных электрогенераторов с регулированием нагрузки по величине и характеру : отчет о НИР (заключ.) / Гомел. гос. техн. ун-т им. П. О. Сухого ; рук. М. Н. Погуляев. – Гомель, 2017. – 90 с. – № ГР 20162378.

**ПРЫЛАДА ЛІЧБАВАЙ АПРАЦОЎКІ ГУКА
НА БАЗЕ ПЛАТФОРМЫ FPGA Spartan-3E**

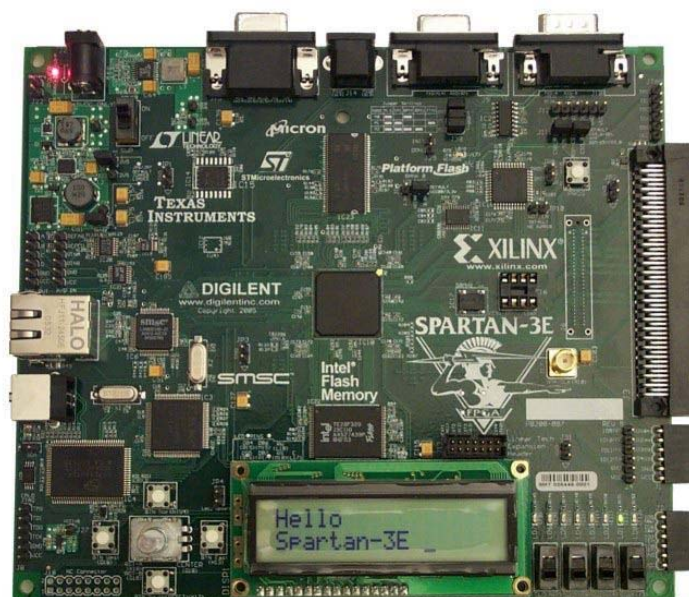
А. С. Лукашэвіч

*Установа адукацыі «Гомельскі дзяржаўны тэхнічны
ўніверсітэт імя П. В. Сухого», Рэспубліка Беларусь*

Навуковы кіраўнік В. А. Хананаў

У распрацоўцы вывучаецца магчымасць ужывання праграмаваных вентыльных матрыц (далей – FPGA) для апрацоўкі гукавых сігналаў ў рэальным часе на базе платформы Spartan-3E.

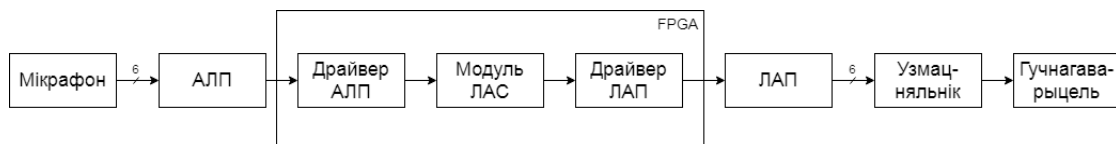
Адладкавы модуль Spartan-3E паказаны на мал. 1.



Мал. 1. Знешні выгляд адладкавага модуля Spartan-3E Starter Kit

- Плата змяшчае ў сваім складзе наступныя асноўныя элементы:
- FPGA XC3S500E сямейства Spartan-3E ў корпусе FG320;
 - ППЗП серыі Platform Flash XCF04S, прызначаная для захоўвання канфігурацыйных даных FPGA XC3S500E;
 - блок загрузкі канфігурацыйных даных;
 - схема кіравання канфігураваннем FPGA;
 - дапаможная FPGA CPLD XC2C64A сямейства CoolRunner-II;
 - паслядоўная ППЗП EEPROM, якая падтрымлівае крыптаграфічны алгарытм SHA-1;
 - блок сінхранізацыі, прызначаны для фарміравання знешніх (у дачыненні да FPGA) тактавых сігналаў;
 - знешняя высокахуткасная АЗП;
 - вузел двухканальнага аналага-лічбавага пераўтваральніка (АЛП);
 - вузел чатырохканальнага лічба-аналагавага пераўтваральніка (ЛАП);
 - модуль паралельнай NOR Flash-памяці ёмістасцю 16 Мбайт;
 - модуль паслядоўнай Flash-памяці аб'ёмам 16 Мбіт з інтэрфейсам SPI;
 - двухрадковы шаснаццацізначны вадкакрысталічны дысплей;
 - схема пераўтварэння ўзроўняў сігналаў інтэрфейсу RS-232;
 - стандартныя раздыманні інтэрфейсаў RS-232, PS/2, VGA, Ethernet.
- Асноўныя для праекта характарыстыкі платформы Spartan-3E:
- у якасці асноўнага кампанента выкарыстоўваецца FPGA XC3S500E, якая мае аб'ём ў 500000 сістэмных вентыляў (10476 лагічных ячэяк);
 - знешняя высокахуткасная сінхронная дынамічная АЗП з падвоянай хуткасцю перадачы даных, якая выканана ў выглядзе DDR SDRAM ёмістасцю 64 Мбайт;
 - наяўнасць двухканальнага аналага-лічбавага пераўтваральніка з інтэрфейсам кіравання SPI, які забяспечвае магчымасць рэалізацыі прыстасаванняў лічбавай апрацоўкі сігналаў;
 - наяўнасць чатырохканальнага паслядоўнага лічба-аналагавага пераўтваральніка, які кіруецца з дапамогай інтэрфейсу SPI;
 - кварцавы генератар з частатой 50 МГц, прызначаны для фарміравання асноўнага тактавага сігнала для FPGA.

На структурнай схеме (мал. 2) паказана сувязь паміж блокам прылады апрацоўкі гука. Мікрафон падлучаны да ўнутранага АЛП платформы – гэта неабходна для таго каб пераўтварыць аналагавы сігнал, які паступае з мікрафона, у лічбавы. Затым атрыманыя даныя наўпрост паступаюць у FPGA, якая ажыццяўляе над уваходнымі данымі неабходныя матэматычныя аперацыі. Пераўтвораны сігнал падаецца на ўнутраны ЛАП платформы Spartan-3E, а з яго – на ўзмацняльнік, які падлучаны да выхадных калонак.



Мал. 2. Структурная схема прылады апрацоўкі гука на FPGA:
 АЛП – аналага-лічбава пераўтваральнік; ЛАП – лічба-аналагава пераўтваральнік, модуль ЛАС – модуль лічбавай апрацоўкі сігнала

Для апрацоўкі сігналаў магчыма выкарыстоўваць розныя лічбавыя прылады: FPGA, CPU/GPU, ASIC. CPU маюць шматядзерную структуру і падтрымліваюць шматлікія наборы праграмных інструментаў – гэта робіць іх вельмі гнуткімі платформамі для праграмавання. У GPU ёсць развітая шматпаточнасць, якая мае нашмат лепшыя магчымасці для шматпаточнага праграммвання, чым на CPU. Аднак усе яны распрацаваны для выканання ўніверсальных аперацый, а таму ў час выканання алгарытмаў вырабляюць мноства пабочных дзеянняў, якія запавольваюць усю працу.

У сваю чаргу, FPGA дазваляюць ствараць канвеерныя схемы, якія прызначаны для выканання канкрэтных вылічальных алгарытмаў. А таму, не зважаючы на значна меньшую тактавую частату, на якіх яны працуюць (у параўнанні з CPU/GPU), на FPGA найчасцей атрымліваецца дасягнуць большай прадукцыйнасці. Напрыклад, пры выманні інфармацыі аб глыбіні адлюстравання з двух фотаздымкаў размерам 640×480 («стэрэазрок»), FPGA, якая працуе на частаце 100 МГц, выконвае гэтую задачу ў 30 разоў хутчэй за GPU і ў 12 разоў хутчэй за CPU [3]. Акрамя гэтага FPGA, дзякуючы меншай тактавай частаце, маюць меншае энергаспажыванне, і у адноснасці «прадукцыйнасці на 1 Вт спажыванай магутнасці» яны амаль заўсёды эфектыўней за сваіх канкурэнтаў [2]. Агульнае параўнанне характарыстык вылічальных прылад дадзена ў табліцы.

Агульнае параўнанне характарыстык вылічальных прылад

Лічбавы прылады	Цана	Гнуткасць распрацоўкі	Прадукцыйнасць	Энергаспажыванне
CPU/GPU	–	+	–	–
ASIC	+	–	+	+
FPGA	+	+	+	+

Важня асаблівасць гэтай сістэмы – магчымасць перавызначыць алгарытмы апрацоўкі гуку. FPGA з'яўляюцца пераналаджвальнымі прыладамі – гэта дазваляе хутка ўдасканаліць і аптымізаваць апаратную рэалізацыю алгарытмаў без дадатковых выдаткаў на вытворчасць. Хай ASIC і танней сярэднястатыстычнай FPGA, яны не маюць такога ж ўзроўню гнуткасці працы. FPGA дазваляюць хутчэй выводзіць вырабы на продаж і спрашчаюць адладку і даданне новых магчымасцяў на позніх этапах жыццёвага цыкла прадукту [1].

Літаратура

1. Харрис, Д. М. Цифровая схемотехника и архитектура компьютера / Д. М. Харрис, С. Л. Харрис. – 2-е изд. – Великобритания : Morgan Kaufman, 2012. – 1684 с.
2. Шпицин, С. П. Развитие аппаратно-ориентированных нейронных сетей на FPGA и ASIC / С. П. Шпицин, М. И. Ямаев // Вестн. ПНИПУ. – 2019. – № 31. – С. 177–192.
3. Asano, S. Performance comparison of FPGA, GPU and CPU in image processing / S. Asano, T. Marutama, Y. Yamaguchi // FPL. – 2009. – P. 126–131.