

Министерство образования Республики Беларусь

**Учреждение образования
«Гомельский государственный технический
университет имени П. О. Сухого»**

Кафедра «Автоматизированный электропривод»

В. А. Савельев

**МИКРОПРОЦЕССОРНЫЕ СРЕДСТВА
В АВТОМАТИЗИРОВАННОМ
ЭЛЕКТРОПРИВОДЕ**

**МЕТОДИЧЕСКИЕ УКАЗАНИЯ
к курсовой работе по одноименной дисциплине
для студентов специальности 1-53 01 05
«Автоматизированные электроприводы»
дневной и заочной форм обучения**

Гомель 2012

УДК 62-83-52(075.8)
ББК 31.291я73
С12

*Рекомендовано научно-методическим советом
факультета автоматизированных и информационных систем
ГГТУ им. П. О. Сухого
(протокол № 9 от 26.03.2012 г.)*

Рецензент: канд. техн. наук, доц. каф. «Электроснабжение» ГГТУ им. П. О. Сухого
Ю. А. Рудченко

Савельев, В. А.
С12 Микропроцессорные средства в автоматизированном электроприводе : метод. указания к курсовой работе по одноим. дисциплине для студентов специальности 1-53 01 05 «Автоматизированные электроприводы» днев. и заоч. форм обучения / В. А. Савельев. – Гомель : ГГТУ им. П. О. Сухого, 2012. – 25 с. – Систем. требования: PC не ниже Intel Celeron 300 МГц; 32 Mb RAM; свободное место на HDD 16 Mb; Windows 98 и выше; Adobe Acrobat Reader. – Режим доступа: <http://alis.gstu.by/StartEK/>. – Загл. с титул. экрана.

Приведены задания к курсовой работе, рекомендации по выполнению и оформлению работы, перечень необходимых источников литературы.

Для студентов специальности 1-53 01 05 «Автоматизированные электроприводы» дневной и заочной форм обучения.

УДК 62-83-52(075.8)
ББК 31.291я73

© Учреждение образования «Гомельский
государственный технический университет
имени П. О. Сухого», 2012

Введение

При создании цифровых автоматизированных систем различного назначения до последнего времени широко использовалась «жесткая» логика. Системы строились из отдельных логических блоков (триггеров, регистров, вентилях, счетчиков и т.п.), выбор которых диктовался конкретным назначением системы.

Микропроцессор (МП) - это универсальное логическое устройство на базе СБИС, работающее под управлением программы, хранящейся в полупроводниковой памяти.

МП позволяют создавать системы общего назначения, которые легко адаптируются для решения конкретной задачи путем модификации программного обеспечения и незначительных схемных изменений. Таким образом, если разработчик систем на базе «жесткой» логики может пользоваться для реализации необходимых функций только аппаратными средствами, то при построении систем на базе микропроцессорной техники он получает в свое распоряжение как аппаратные, так и программные средства.

Цель курсовой работы - закрепление и применение знаний, полученных при изучении курса «Микропроцессорные системы в автоматизированном электроприводе». Она посвящена принципам организации микропроцессорного управляющего устройства. На начальном этапе изучения микропроцессорной техники студенту необходимо использовать для организации вычислительного процесса сбора и обработки данных наиболее простую модель восьмиразрядного микропроцессора Intel 8080 (аналог КР580ВМ80А).

При измерении каналов связи или приеме телеметрической информации в электронно-вычислительную машину (ЭВМ) часто возникает необходимость обеспечить сбор данных. При этом опрос аналоговых сигналов в виде напряжений или токов сопровождается их преобразованием в цифровую форму и размещением в некоторой области оперативной памяти (ОЗУ) с целью последующей обработки и отображения.

На рис.1 в качестве примера показана функциональная схема трехконтурной электромеханической микропроцессорной системы, имеющей обратные связи по току, скорости и положению.

Система условно может быть разбита на три функциональных блока: микроконтроллер (МК), устройство сопряжения (УСО) с объектом и силовой электромеханический блок (СЭМБ).

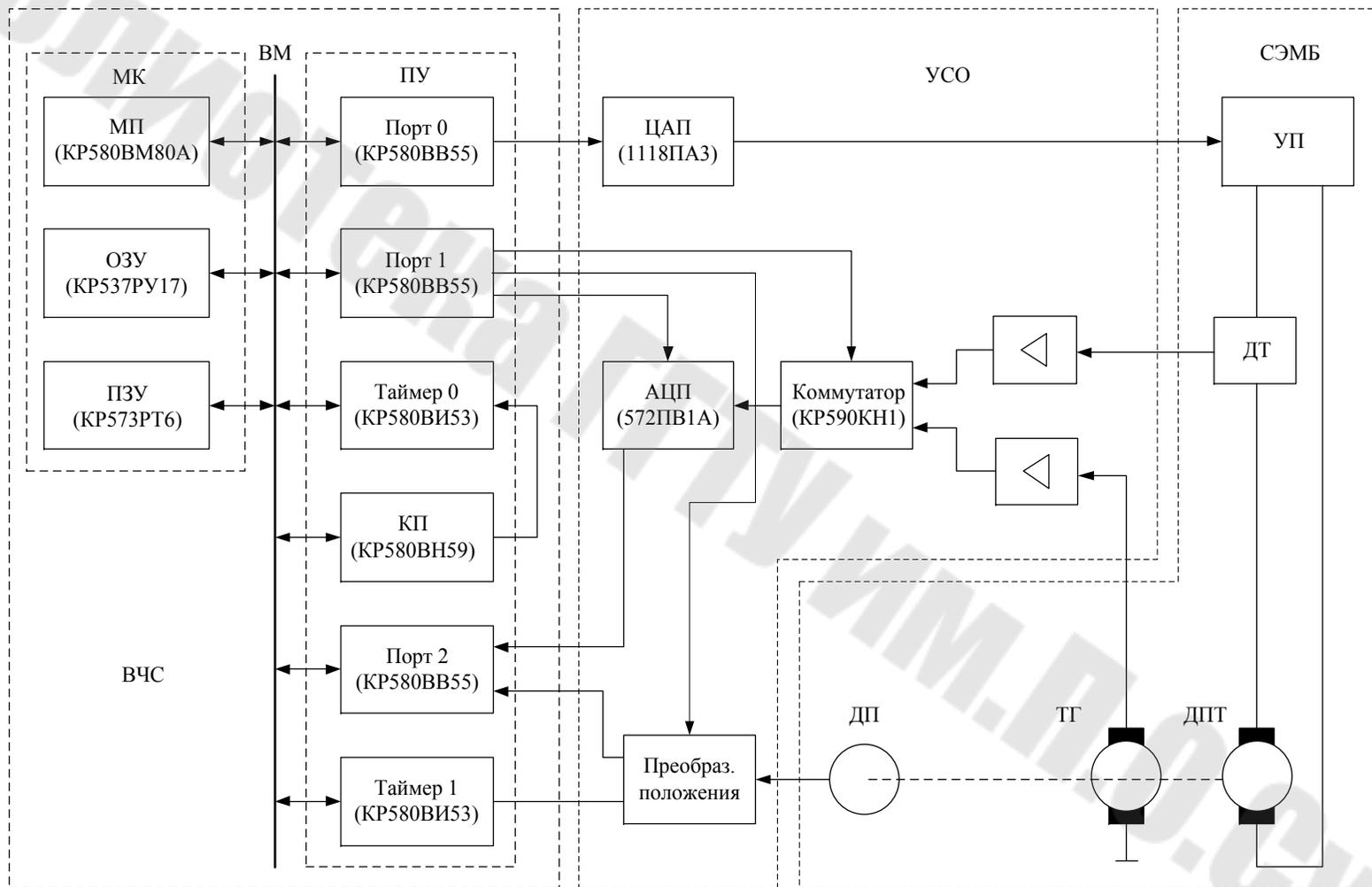


Рис.1. Функциональная схема трехконтурной электромеханической микропроцессорной системы

Микроконтроллер можно разделить на две части - вычислитель (ВЧС), включающий микропроцессор МП, оперативное ОЗУ и постоянное ППЗУ запоминающие устройства и периферийные устройства (ПУ), наиболее типичными из которых являются параллельные порты ввода-вывода, таймеры и контроллер прерываний КП.

УСО обычно содержит оптронные развязки, ЦАП, АЦП с коммутатором и масштабирующими усилителями, датчик тока, преобразователь положения (фазометр) и пр.

СЭМБ содержит управляемый преобразователь УП (транзисторный или тиристорный), исполнительный двигатель (ДПТ), датчик скорости (тахогенератор ТГ), датчик тока ДТ и датчик положения ДП, в качестве которого обычно применяется фотодатчик или СКВТ.

В зависимости от степени интеграции микросхем аппаратура микроконтроллера и УСО может быть реализована в виде различных наборов. При недостаточно большой степени интеграции применяемых БИС и СИС, например, при использовании серии КР580, микроконтроллер представляется в виде отдельной платы, а при более высокой степени интеграции в одном корпусе содержатся как вычислительная часть контроллера, так и его периферийные устройства (так называемая однокристалльная микроЭВМ), а зачастую и элементы УСО – многоканальные АЦП, преобразователи сигналов датчика положения и специальные генераторы управления вентильными преобразователями.

1. Задание для курсовой работы

Объектом курсовой работы является микропроцессорное устройство обработки информации, реализующее заданную функцию обработки сигналов. В процессе выполнения курсовой работы необходимо:

1) Разработать принципиальную схему микропроцессорной системы в соответствии с функциональной схемой (рис.1) на основе микропроцессорного комплекта КР580, включающую:

1. модуль процессора и модуль памяти, объём и тип которой определяется таблицей 1, а адресное пространство таблицей 2;
2. модуль внешних устройств ввода/вывода аналоговых сигналов напряжением от -5В до +5 В, и цифровых сигналов

- уровня ТТЛ с числом входов и выходов необходимым для решения поставленной задачи (таблица 3);
3. модуль подключения клавиатуры (16 клавиш) и динамической индикации.
- II) Разработать программное обеспечение, включающее:
1. алгоритм решения поставленной задачи, условие которой приведено в таблице 3;
 2. программу, написанную на языке Ассемблера.

Таблица 1

Объём и тип ИМС ОЗУ и ПЗУ

Номер по списку	Объём ОЗУ, байт	Тип ОЗУ	Объём ПЗУ, байт	Тип ПЗУ
1	256	K155PY5	16384	KP573PT6
2	512	K185PY7	16384	KP573PT5
3	512	KP185PY9	16384	KP573PT5
4	1024	KP537PY13	8192	KP556PT14
5	1024	K185PY7	8192	KP573PT5
6	1024	KP132PY2	2096	KP556PT17
7	1024	KP185PY9	8192	KP573PT6
8	2048	KP537PY13	4096	KP556PT17
9	2048	K537PY1	2048	KP556PT23
10	2048	K185PY7	8192	KP573PT5
11	4096	KP537PY14	4096	KP565PT1
12	4096	KP537PY10	16384	KP573PT6
13	4096	KP537PY13	2048	KP565PT1
14	4096	KM185PY8	4096	KP565PT1
15	8192	KM581PY5	512	KP556PT17
16	8192	KP537PY14	8192	KP556PT14
17	8192	KP537PY17	1024	KP556PT13
18	16384	KM581PY5	512	KP556PT11
19	16384	KP132PY6	4096	KP556PT13
20	16384	KP537PY17	8192	KP556PT14
21	16384	KM581PY5	8192	KP573PT5
22	16384	KP132PY6	2096	KP556PT17
23	16384	KP537PY17	8192	KP573PT6

Таблица 2

Начальные адреса блоков ПЗУ, ОЗУ и портов ввода/вывода

Номер по списку	Начальный адрес ПЗУ	Начальный адрес ОЗУ	Адрес порта ввода-вывода
1	0000 ₁₆	5A00 ₁₆	80 ₁₆
2		4B00 ₁₆	84 ₁₆
3		4A00 ₁₆	98 ₁₆
4		5800 ₁₆	9C ₁₆
5		5500 ₁₆	74 ₁₆
6		6800 ₁₆	78 ₁₆
7		6A00 ₁₆	AC ₁₆
8		7800 ₁₆	A4 ₁₆
9		4800 ₁₆	68 ₁₆
10		9A00 ₁₆	6C ₁₆
11		5000 ₁₆	B4 ₁₆
12		4800 ₁₆	B8 ₁₆
13		4C00 ₁₆	5C ₁₆
14		4200 ₁₆	54 ₁₆
15		9800 ₁₆	C8 ₁₆
16		3000 ₁₆	CC ₁₆
17		D000 ₁₆	44 ₁₆
18		8800 ₁₆	48 ₁₆
19		8000 ₁₆	DC ₁₆
20		A000 ₁₆	D4 ₁₆
21		B800 ₁₆	38 ₁₆
22		C000 ₁₆	3C ₁₆
23		B000 ₁₆	E4 ₁₆

Вариант задания для курсовой работы студентом выбирается по номеру в списке группы. Если номер по списку превышает количество вариантов, то номер варианта определяется следующим образом. В таблице 1: № по списку минус 23; в таблице 2: номер по списку минус 22; в таблице 3: № по списку минус 21. В любом случае вариант задания должен быть согласован с преподавателем.

Таблица 3

Функции входных сигналов

Номер по списку	Функция	Постоянная К	Постоянная N
1	$f(t) = K \cdot x^2(t) + N \cdot y(t)$	0,5	1
2	$f(t) = z(t) \cdot x(t) + y(t + N)$	-	2
3	$f(t) = K \cdot z^2(t) - y(t + N)$	6,5	3
4	$f(t) = K \cdot x(t) \cdot y(t) + z(t - N)$	4	1
5	$f(t) = y^2(t) - K \cdot y(t - N)$	5,5	2
6	$f(t) = K \cdot y^2(t) - x(t - N)$	2,5	3
7	$f(t) = N \cdot x(t) \cdot y(t) - K \cdot z(t - N)$	8,5	1
8	$f(t) = 2,5 \cdot x(t) - y(t) + z(t - N)$	-	2
9	$f(t) = 0,5 \cdot K \cdot y(t - N) - x^2(t)$	7	3
10	$f(t) = x^2(t) - K \cdot y(t - N) + 3,5 \cdot z(t)$	4,5	1
11	$f(t) = K \cdot x(t) \cdot y(t - N) - z^2(t)$	1,5	2
12	$f(t) = (x(t) - y(t))^2 + K \cdot z(t - N)$	2	3
13	$f(t) = z(t) \cdot x(t) - y(t - N)$	-	1
14	$f(t) = x^2(t) + y^2(t) + z(t - N)$	-	2
15	$f(t) = K \cdot z(t) y(t - N)$	4,5	3
16	$f(t) = K \cdot y^2(t) + y(t - N)$	2,5	1
17	$f(t) = y^2(t) - K \cdot y(t - N)$	0,5	2
18	$f(t) = x(t) - K \cdot z^2(t - N)$	5,5	3
19	$f(t) = 2,5 \cdot x(t - N) - y(t) + z(t)$	-	1
20	$f(t) = 0,5 \cdot y^2(t - N) - x(t)$	-	2
21	$f(t) = x^2(t) - K \cdot y(t - N) + z(t - N)$	1,5	3
22	$f(t) = K \cdot x^2(t - N) - 2,5 \cdot z(t)$	0,5	1
23	$f(t) = K \cdot x^2(t + N) + 1,5 \cdot y(t)$	9,5	2

Здесь $x(t)$, $y(t)$, $z(t)$ - данные (1 байт), поступающие на порты ввода аналоговых сигналов; N - чисто тактов отставания (-) или опережения (+); $f(t)$ - данные (2 байта), поступающий на порт вывода аналогового сигнала; K - константа.

2. Рекомендации по выполнению работы

Принципиальная схема МП системы составляется в соответствии с функциональной схемой электропривода с использованием указанной в задании элементной базой. В ее состав необходимо включить процессор, тактовый генератор, формирователи шин, порты ввода/вывода и память (ОЗУ, ПЗУ) с дешифраторами адресов, а также необходимые внешние устройства (АЦП, ЦАП).

2.1. Модуль процессора

Модуль процессора включает в себя собственно микропроцессор КР580ВМ80А, тактовый генератор КР580ГФ24, системный контроллер КР580ВК28 и формирователи шины адреса КР580ВА86.

Тактовый генератор синхронизирует систему во времени, подавая на микропроцессор тактовые импульсы. Также генератор обеспечивает сброс системы в исходное состояние, формируя сигнал RES, формирует строб состояния STB по входному сигналу SYNC и сигнал готовности RDY по входному сигналу RDYIN.

Системный контроллер обеспечивает формирование шин данных и управления. Он автоматически по сигналу STB производит захват слова состояния с шины данных и затем, записав его во внутренний регистр, формирует из него и управляющих сигналов МП сигналы шины управления (INTE, MEMW, MEMR, IOR, IOW).

Шина адреса имеет разрядность 16 и формируется с помощью двух 8-и разрядных микросхем КР580ВА86, одна из которых формирует младший, а другая – старший байт шины адреса.

2.2. Модуль памяти

Любое ЗУ, не зависимо от его исполнения и назначения, характеризуется рядом параметров.

Ёмкость ЗУ (M) определяет максимально возможный объём хранимой в нём информации. Ёмкость ЗУ принято определять в битах или количестве кодовых слов с указанием их разрядности. Обычно информация, равная одному биту, хранится в одном элементарном запоминающем элементе (ЭЗЭ).

Для более детального определения структуры используют понятие «организация ЗУ» ($N \times L$), под которым понимают число кодовых слов (N), хранимых в ЗУ с указанием их длины (разрядности) L . Оче-

видно, что ёмкость ЗУ связана с параметрами, характеризующими его организацию, соотношением $M = N \times L$.

При одном и том же объёме хранимой информации память может иметь различную организацию. Так, два ЗУ с организацией 32x8 и 256x1 имеют одинаковый объём памяти, равный 256 бит.

Число микросхем n оперативной памяти требуемой ёмкости M_{mp} определяют по формуле

$$n = \frac{M_{mp}}{M},$$

где M – ёмкость одной выбранной микросхемы.

Для наращивания разрядности организуют линейки. Количество микросхем в каждой линейке

$$n_1 = \frac{L_{mp}}{L},$$

где L_{mp} – требуемая разрядность;

L – разрядность выбранной микросхемы.

Количество линеек n_2 определяют по формуле

$$n_2 = \frac{n}{n_1}.$$

Для активизации одной из двух линеек применяют логический элемент «НЕ», а при большем количестве линеек, дешифратор, на входы которого подается двоичный код адреса линейки. Выходы дешифратора соединяют с входами CS (выбор кристалла) всех микросхем. При CS = 1 обращение к микросхемам в данной линейке будет заблокировано (режим хранения). При CS = 0 - обращение разрешается. При формировании сигнала CS используют незадействованные старшие разряды адресной шины.

Для обеспечения режима записи двоичных слов или их чтения в микросхемах ОЗУ предусмотрены входы RD/WR (чтение/запись). Причем, при RD/WR = 0 обеспечивается режим записи, при RD/WR = 1 - режим чтения.

Функциональная схема подключения 4 микросхем ЗУ приведена на рис.2. Восемь младших разрядов адреса A0...A7 поступают непосредственно на адресные входы всех микросхем. Они выбирают ячейку памяти внутри микросхем. Дешифратор в зависимости от кода на линиях A8, A9 выбирает одну из четырех микросхем. Из остальных разрядов адреса A10 ...A15 формируется сигнал разрешения работы дешифратора (\overline{CS}).

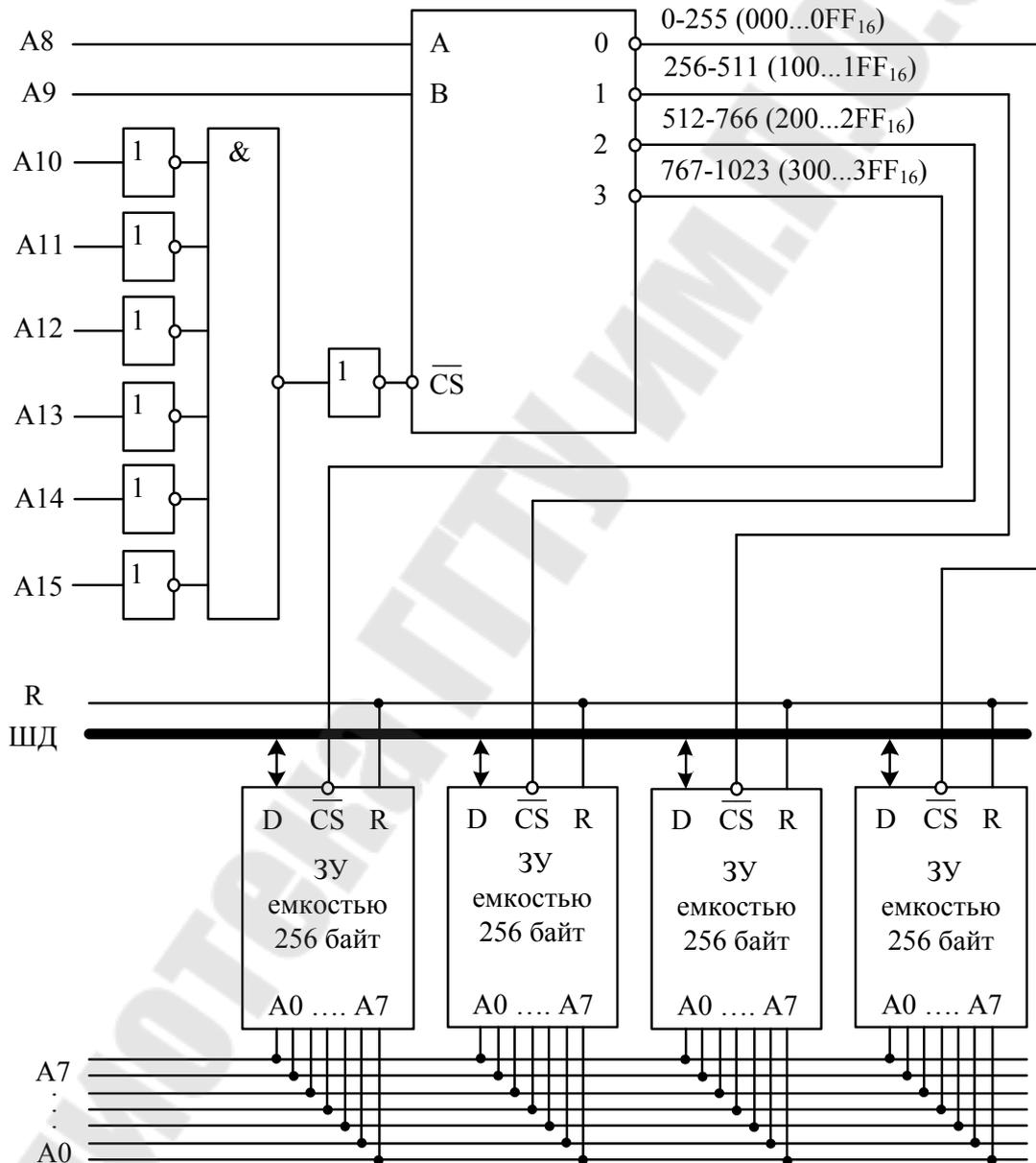


Рис.2. Функциональная схема подключения четырех микросхем ЗУ

Таким образом, при поступлении по ША очередного адреса, посредством описанного дешифратора выбирается единственная ячейка

памяти и при поступлении сигнала $READ = 1$ ($R = 1$). Информация из ячейки памяти поступает на ШД и далее в МП.

Несмотря на существование многих вариантов декодирования адресов, всегда соблюдается основной принцип: младшие разряды ША подаются непосредственно на адресные входы микросхем ЗУ для выбора ячейки внутри микросхемы, а старшие разряды используются для выбора самой микросхемы.

2.3. Модуль внешних устройств

Асинхронный процесс обмена данными между МП и внешними устройствами требует специальных интерфейсных узлов. Задача таких узлов состоит в приеме данных по сигналам управления, формировании сигналов, указывающих на наличие данных в устройстве, выдаче данных по сигналам управления, а также формировании сигналов, указывающих на готовность к приему новых данных. Процесс обмена информацией организуется интерфейсным устройством под действием сигналов управления, поступающих от МП и внешних устройств.

Технология СБИС позволяет создавать многофункциональные интерфейсные устройства ввода-вывода параллельной информации. Такие устройства могут быть программируемыми и применяться для двунаправленной передачи данных и сигналов управления. Примером может служить микросхема КР580ВВ55А (рис.3). Она позволяет осуществлять обмен 8-разрядными данными по трем каналам: А, В и С. Направление обмена и режим работы для каждого канала задается программно (путем записи управляющего слова в специальный регистр). Микросхема может работать в трех режимах:

- режим 0 - простой ввод-вывод;
- режим 1 - стробируемый ввод-вывод;
- режим 2 - двунаправленный канал.

Выбор канала (А, В или С) или специального регистра управляющего слова (РУС) определяется кодом на входах А0 и А1. Эти входы подключаются непосредственно к двум линиям ША - младшим разрядам А0 и А1. Остальные разряды ША можно использовать для формирования сигнала \overline{CS} . Микросхема будет работать, если $\overline{CS} = 0$. Сигналы \overline{W} и \overline{R} определяют направление передачи информации. При $\overline{W} = 0$ ($\overline{R} = 1$) информация с шины данных направляется в каналы А, В, С или РУС. При $\overline{R} = 0$ ($\overline{W} = 1$) МП читает информацию из каналов А, В и С. Управляющие сигналы приведены в таблице 4.

Канал А может работать на ввод-вывод в режимах 0, 1 и 2. В режимах 0 и 1 информация выдается на выход канала в течение всего режима вывода (до смены информации в выходных регистрах). При вводе в режиме 0 информация постоянно принимается во входной регистр канала А (т.е. регистр меняет свое состояние при смене информации на входе). При вводе в режиме 1 информация принимается во входной регистр в течении действия внешнего сигнала управления приемом. В режиме 2 канал А принимает и выдает информацию в течение действия внешних управляющих сигналов.

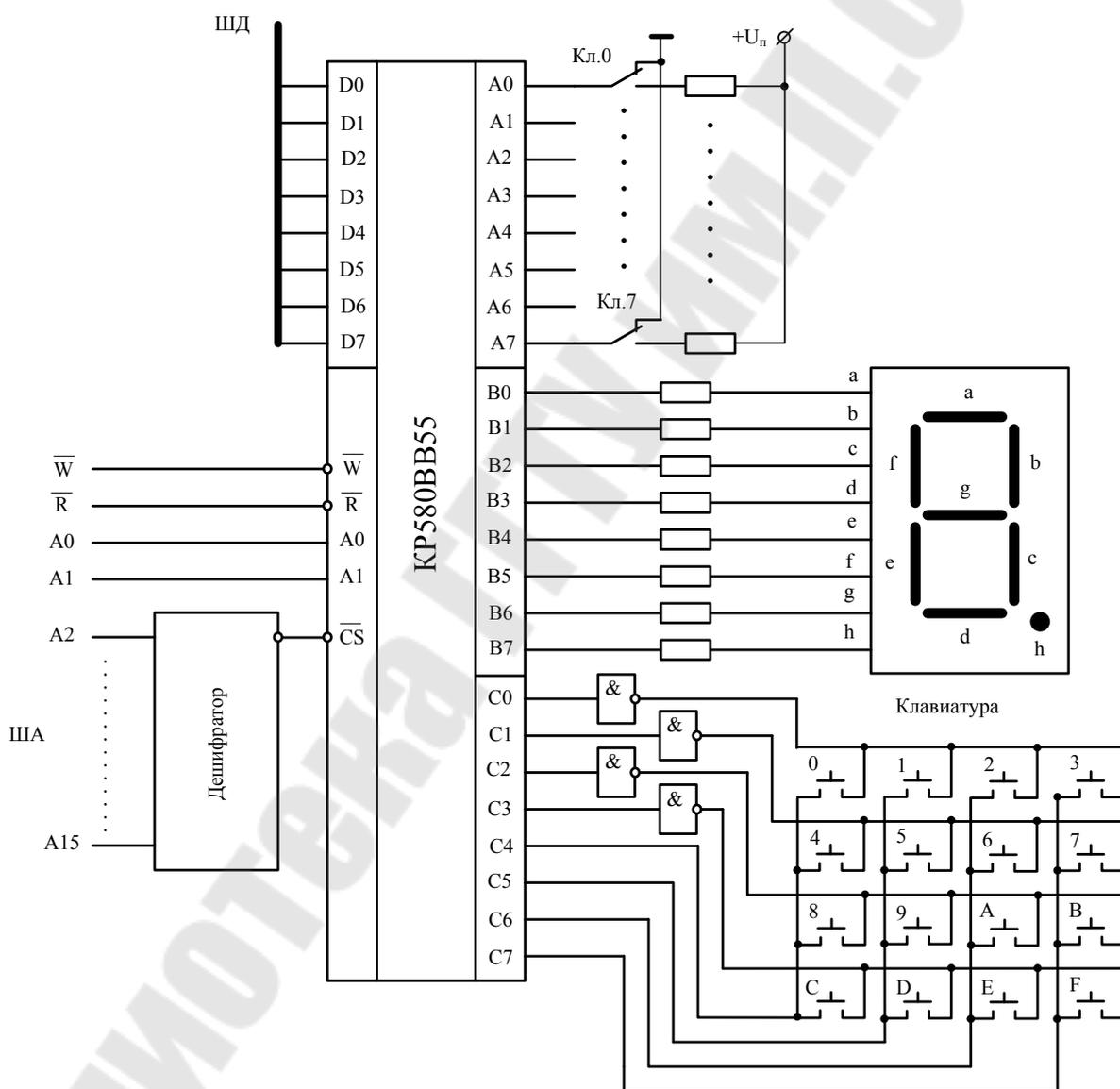


Рис.3. Реализация связи МП с внешними устройствами

Канал В может работать на ввод-вывод в двух режимах 0 или 1. При выводе в режимах 0 и 1 информация из регистра В выдается на

выход в течение всего режима вывода (до смены информации в регистре В). При вводе в режиме 0 регистр В меняет свое состояние в соответствии с изменением информации на входе канала В. При вводе в режиме 1 информация принимается в регистр В течение действия внешнего сигнала управления приемом.

Таблица 4

Управляющие сигналы ИМС КР580ВВ55

Вход	Чтение			Запись				Нет передачи	Запрещенная комбинация
	из А на ШД	из В на ШД	из С на ШД	с ШД в А	с ШД в В	с ШД в С	с ШД в РУС		
\overline{CS}	0	0	0	0	0	0	0	1	0
$\overline{(R)}$	0	0	0	1	1	1	1	x	0
$\overline{(W)}$	1	1	1	0	0	0	0	x	1
A0	0	1	0	0	1	0	1	x	1
A1	0	0	1	0	0	1	1	x	1

Канал С состоит из двух 4-разрядных регистров (разряды С0...С3 и С4...С7). Канал С используется для ввода-вывода 4-разрядных или 8-разрядных слов в режиме 0. В режимах 1 и 2 канал С используется для приема и выдачи управляющих сигналов.

Режим работы каналов можно менять в процессе выполнения программы, что позволяет обслуживать различные периферийные устройства одной микросхемой. Режимы работы каналов могут быть установлены одновременно различными. Режим и направление передачи данных устанавливаются управляющим словом, записываемым в РУС. Формат управляющего слова представлен в таблице 5.

Рассмотрим наиболее часто используемый режим работы - режим 0. В этом режиме обеспечивается простой ввод-вывод информации через любой из трех каналов. Сигналов управления от внешних устройств не требуется. Данные просто записываются или читаются через определенный канал во внешнее устройство или из него. Интерфейс можно представить как два 8-разрядных и два 4-разрядных канала. Любой из четырех каналов может использоваться для ввода и вывода информации. Информация хранится на выходе канала до за-

писи новых данных в этот канал. Входная информация не запоминается. Число возможных комбинаций в этом режиме равно 16.

На рис.3 приведен пример реализации связи МП с внешними устройствами с использованием микросхемы КР580ВВ55А. Обмен информацией с МП происходит по ШД. Сигнал \overline{CS} формируется дешифратором, на входы которого заведены разряды А2...А15 ША. Разряды А0, А1 ША использованы для выбора каналов А, В, С или РУС. В начале работы порт программируется, т.е. в РУС отправляется код, определяющий режим работы (см. таблицу 5).

Таблица 5

Формат управляющего слова

D0	Канал С (С0...С3)	1 - ввод, 0 - вывод
D1	Канал В	1 - ввод, 0 - вывод
D2	Режим каналов В и С (С0...С3)	1 - реж.0, 0 - реж.1
D3	Канал С (С4...С7)	1 - ввод, 0 - вывод
D4	Канал А	1 - ввод, 0 - вывод
D5	Режим каналов А и С (С4...С7)	00 - реж.0 С4...С7,
D6		01 - реж.1 канала А, 1х - реж.2 канала А
D7		всегда «1»

К каналу А подключены переключатели Кл0...Кл7, с помощью которых на вход можно подать любую комбинацию из логических нулей и единиц. К каналу В подключен семисегментный индикатор, на котором можно отразить цифры от 0 до F. Схема подключения и расположения сегментов на индикаторе приведены на этом же рисунке. Для включения сегмента в соответствующий разряд канала В нужно выдать логический «0». Так для отражения цифры 5 в канал В необходимо выдать код 1001 0010 (92_{16}).

На базе канала С реализована клавиатура на 16 клавиш. Младшие разряды С0...С3 работают на вывод (сканирующий порт), старшие разряды С4...С7 работают на ввод (читающий порт).

Клавиатура работает следующим образом. В сканирующий порт последовательно выдаются коды 0001, 0010, 0100 и 1000. После выдачи каждого кода читаются старшие разряды С4...С7. Пусть выдан код 0001. Если в этот момент не нажата ни одна кнопка, то при чте-

нии разрядов С4...С7 будет получен код 1111 (свободные входы воспринимаются как логические единицы 1). При нажатии кнопки «0» будет получен код 1110, кнопки «1» - код 1101, кнопки «2» - код 1011, кнопки «3» - код 0111, остальных - код 1111. Т.е. при выдаче в сканирующий порт кода 0001 опрашивается 1 ряд клавиатуры (кнопки «0», «1», «2» и «3»), кода 0010 - 2 ряд (кнопки «4», «5», «6» и «7»), кода 0100 - 3 ряд (кнопки «8», «9», «А» и «В»), кода 1000 - 4 ряд («С», «D», «Е» и «F»). После чтения программа преобразует полученный код кнопки и помещает в аккумулятор ее истинное значение - 0...F.

На рис.4 приведена функциональная схема ввода аналоговых и цифровых сигналов. Каналы А и В работают на ввод, канал С - на вывод. Микросхема DA1 - 10-разрядный АЦП (например, К1113ПВ1). Младшие разряды выходного кода АЦП поданы на вход канала В, а два старших разряда D8, D9 поданы на входы А6, А7 канала А. Сигнал готовности данных DR АЦП поступает на вход А5 канала А. Цифровые входные сигналы X1...X4 подаются на входы А0...А3 канала А.

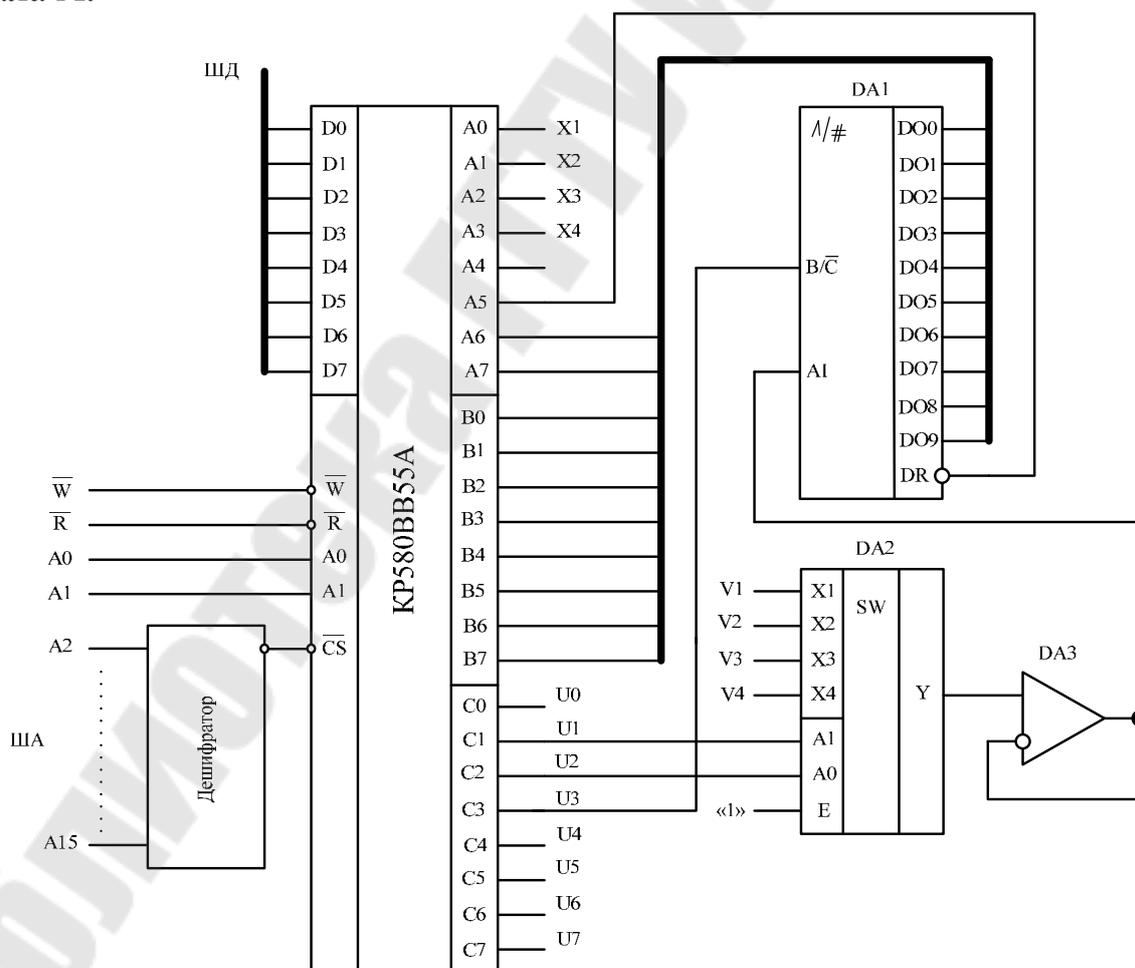


Рис.4. Функциональная схема ввода аналоговых и цифровых сигналов

Канал С адаптера служит для выдачи сигналов управления $U_0...U_7$ для различных внутренних устройств микроконтроллера. Микросхема DA2 (например, K590KH3) является коммутатором аналоговых входных сигналов $V_1...V_4$. Переключение входов коммутатора выполняется цифровыми сигналами уровней ТТЛ, поданными на адресные входы A1 и A0.

Операционный усилитель DA3 включен по схеме повторителя и служит для устранения влияния низкоомного входа АЦП на коммутатор.

2.4. Разработка программного обеспечения

Допустим, что алгоритм управления задан следующим уравнением:

$$x_2(n) = 15625 \cdot x(n) - 31000 \cdot x(n-1) + 39362 \cdot x(n-2).$$

В данном уравнении $a_0 = 15625$, $a_1 = 31000$, $a_2 = 39362$. Поскольку разрядность регистров не позволяет использовать такие большие коэффициенты, разделим коэффициенты a_0 , a_1 , a_2 на значение коэффициента $a_0 = 15625$. В результате получим:

$$x_2(n) = 1,00 \cdot x(n) - 1,984 \cdot x(n-1) + 2,52 \cdot x(n-2).$$

В алгоритме управления используются операции сложения, вычитания чисел со знаком и умножение на вещественные коэффициенты a_0 , a_1 , a_2 . Для реализации вычитания следует использовать операцию сложения чисел с использованием дополнительного кода, а затем результат переводить в прямой код. Умножение целого числа со знаком на вещественное можно реализовать следующим образом:

1. Беззнаковое умножение модуля числа на целую часть коэффициента.
2. Беззнаковое умножение числа на дробную часть коэффициента.
3. Восстановление знаков результатов умножения.
4. Сложение результатов с использованием дополнительного кода.

Примерные блок-схемы алгоритмов, иллюстрирующих решение этой задачи, приведены на рис.5 – рис.9.

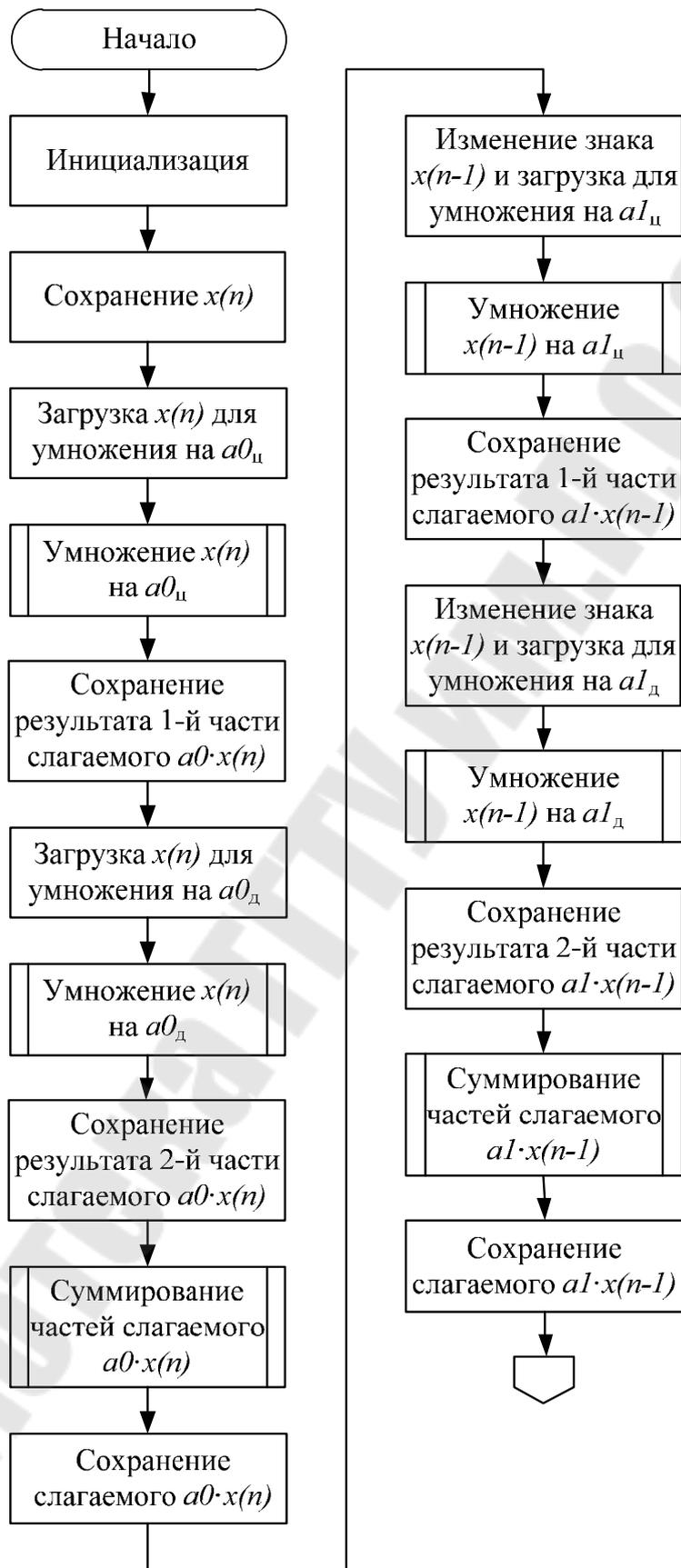


Рис.5. Схема алгоритма основной программы (начало)

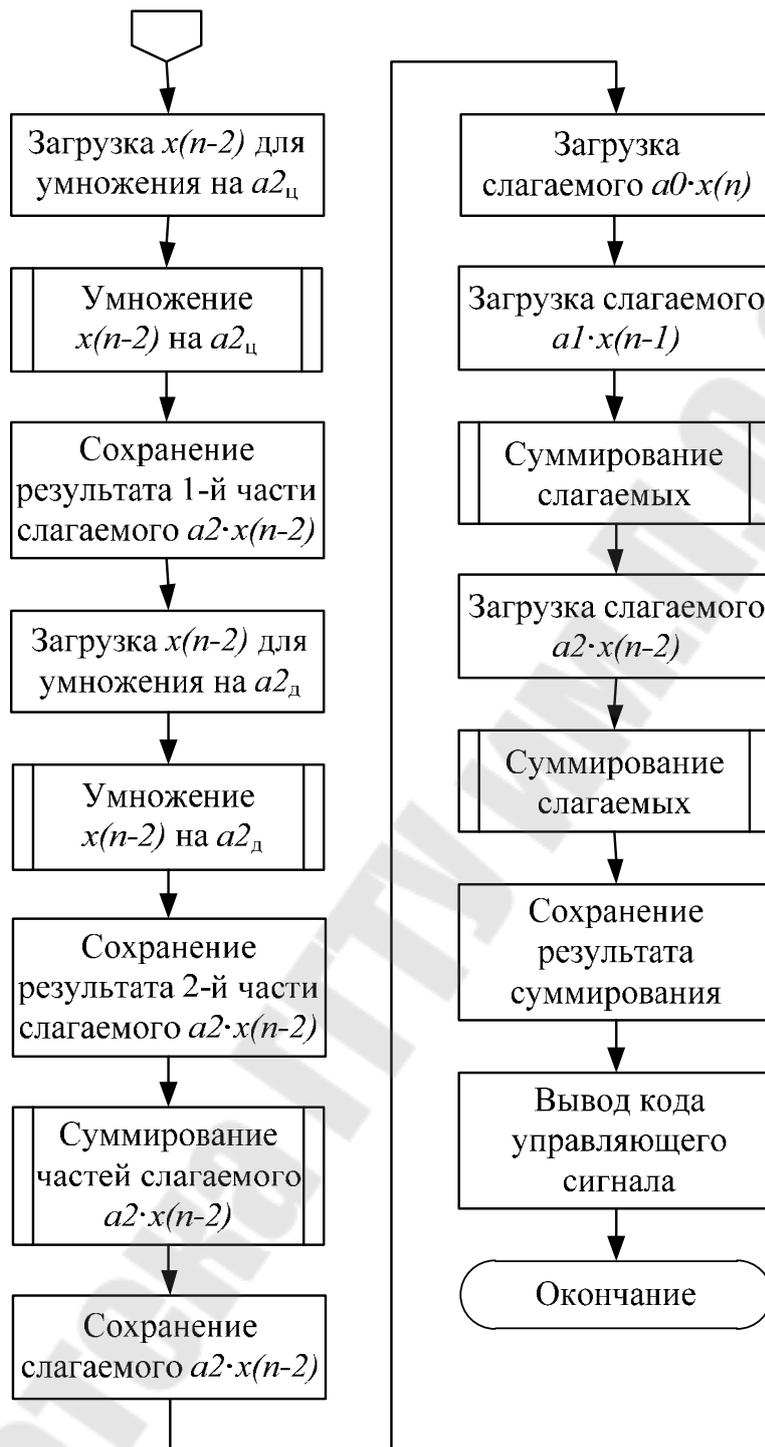


Рис.6. Схема алгоритма основной программы (окончание)

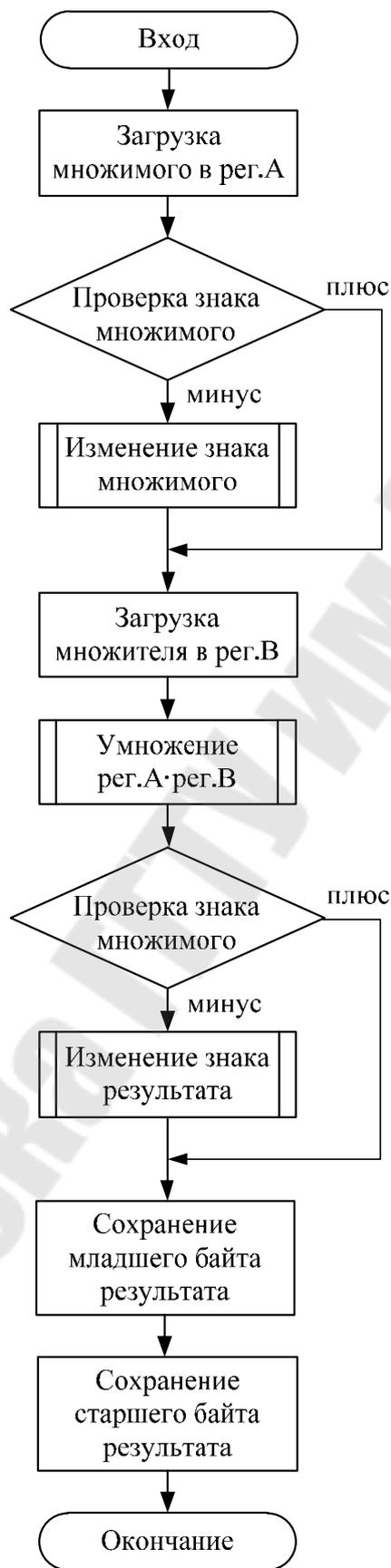


Рис.7. Схема алгоритма умножения целых чисел

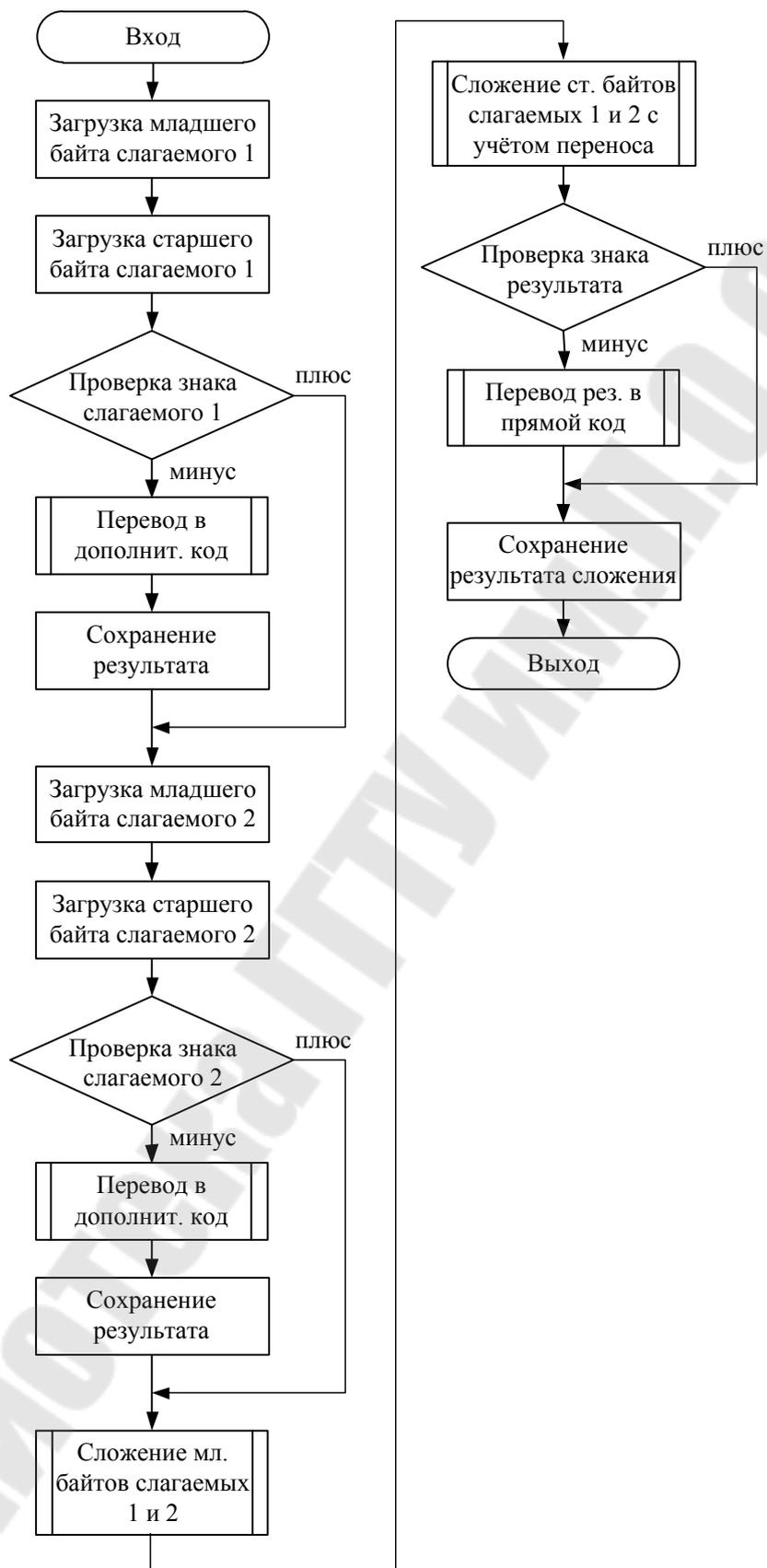


Рис.8. Схема алгоритма сложения чисел со знаком



Рис.9. Схема алгоритма перевода чисел из прямого кода в дополнительный код

3. Оформление расчетно-пояснительной записки

Расчетно-пояснительная записка пишется студентами на одной стороне листа белой бумаги формата А4 четким почерком пастой одного цвета (черного, синего или фиолетового). По согласованию с преподавателем, возможно оформление расчетно-пояснительной записки с помощью ЭВМ.

В тексте не должно быть зачеркнутых слов и сокращений, кроме общепринятой аббревиатуры. Рекомендуемый размер букв текстового материала 2,5-5 мм, междустрочный интервал - 7-10 мм.

Все страницы записки должны иметь сквозную нумерацию. Первой страницей является титульный лист, второй - задание по курсовую работу, подписанное студентом, преподавателем и заведующим кафедрой. Эти страницы не нумеруются. На остальных страницах номера ставятся в правом нижнем углу.

Каждый крупный раздел расчетно-пояснительной записки начинается с нового листа. Заголовки разделов и подразделов отделяются от предыдущего и последующего текста расстоянием в одну строчку. Их нумерация должна быть сделана по ЕСКД. Перенос слов в заголовках не допускается. Точка в конце заголовка не ставится.

Вычисления производятся в абсолютных единицах системы СИ, условные графические и буквенные обозначения должны соответствовать ГОСТам и ЕСКД.

Литература

1. Гурцовцев А.Л., Гудыненко С.В. Программа для микропроцессоров: Спр. пособие.- Мн.: Высшая школа, 1989.- 352 с.
2. Лебедев О.Н. Микросхемы памяти и их применение. - М.: Радио и связь, 1990.
3. МикроЭВМ, микропроцессоры и основы программирования: учеб. пособие / А. Н. Морозевич, А.Н. Дмитриев и др. – Мн.: Высшая школа, 1990.
4. Полупроводниковые БИС запоминающих устройств: Справочник / Под ред. А.И. Гордонова и М.Н. Дьякова. - М.: Радио и связь, 1987.
5. Сташин В.В., Урусов А.В., Мологонцева О.Ф. Проектирование цифровых устройств на однокристальных микроконтроллерах. - М.: Энергоатомиздат, 1990.
6. Федорков Б.Г., Телец В.А., Дегтяренко В.П. Микроэлектронные цифроаналоговые и аналого-цифровые преобразователи. - М.: Радио и связь, 1985.
7. Цифровые и аналоговые интегральные микросхемы: Справочник / Под ред. С.В. Якубовского. - М.: Радио и связь, 1990.
8. Цифровые интегральные микросхемы. Справочник / М. И. Богданович, И.Н. Грель, В.А. Прохоренко, В.В. Шалимо. -Мн.: Беларусь, 1991.

Содержание:

Введение.....	3
1. Задание для курсовой работы.....	5
2. Рекомендации по выполнению работы	9
2.1. Модуль процессора	9
2.2. Модуль памяти	9
2.3. Модуль внешних устройств	12
2.4. Разработка программного обеспечения.....	17
3. Оформление расчетно-пояснительной записки.....	23
Литература	24

Савельев Вадим Алексеевич

**МИКРОПРОЦЕССОРНЫЕ СРЕДСТВА
В АВТОМАТИЗИРОВАННОМ
ЭЛЕКТРОПРИВОДЕ**

**Методические указания
к курсовой работе по одноименной дисциплине
для студентов специальности 1-53 01 05
«Автоматизированные электроприводы»
дневной и заочной форм обучения**

Подписано к размещению в электронную библиотеку
ГГТУ им. П. О. Сухого в качестве электронного
учебно-методического документа 19.09.12.

Пер. № 23Е.

<http://www.gstu.by>