

Министерство образования Республики Беларусь

Учреждение образования
«Гомельский государственный технический
университет имени П. О. Сухого»

Кафедра «Промышленная электроника»

Е. А. Храбров, Ю. Е. Котова

ЦИФРОВАЯ ЭЛЕКТРОНИКА

**МЕТОДИЧЕСКИЕ УКАЗАНИЯ
и задания к курсовой работе
по одноименной дисциплине
для студентов специальности 1-36 04 02
«Промышленная электроника»
дневной и заочной форм обучения
В двух частях
Часть 1**

Гомель 2010

УДК 621.382.049.77(075.8)
ББК 32.973.2я73
Х88

*Рекомендовано научно-методическим советом
факультета автоматизированных и информационных систем
ГГТУ им. П. О. Сухого
(протокол № 1 от 14.02.2009 г.)*

Рецензент: канд. техн. наук, доц. каф. «Автоматизированный электропривод»
ГГТУ им. П. О. Сухого *М. Н. Погуляев*

Храбров, Е. А.

Х88 Цифровая электроника : метод. указания и задания к курсовой работе по одному. дисциплине для студентов специальности 1-36 04 02 «Промышленная электроника» днев. и заоч. форм обучения. В 2 ч. Ч. 1 / Е. А. Храбров, Ю. Е. Котова. – Гомель : ГГТУ им. П. О. Сухого, 2010. – 34 с. – Систем. требования: PC не ниже Intel Celeron 300 МГц ; 32 Mb RAM ; свободное место на HDD 16 Mb ; Windows 98 и выше ; Adobe Acrobat Reader. – Режим доступа: <http://lib.gstu.local>. – Загл. с титул. экрана.

Содержатся теоретические сведения, достаточные для разработки устройств бинарного кодирования символов – букв и цифр, предложенных в заданиях для курсовой работы (в зависимости от его фамилии, номера его телефона и домашнего адреса). Также приведены требования к оформлению курсовых работ и наиболее часто повторяющиеся ошибки при оформлении работ.

Для студентов специальности 1-36 04 02 «Промышленная электроника» дневной и заочной форм обучения.

УДК 621.382.049.77(075.8)
ББК 32.973.2я73

© Учреждение образования «Гомельский
государственный технический университет
имени П. О. Сухого», 2010

1. ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ

1.1. Кодирование информации.

В цифровой электронике и в вычислительной технике для обработки информации широко применяется бинарная (двоичная) система счисления. При вводе и выводе данных буквенно-цифровые символы можно закодировать в виде групп двоичных цифр, которые затем интерпретируются в системе обработки данных.

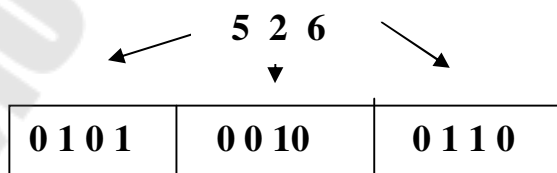
Из двоичных кодов наиболее известным является код BCD (сокращение от словосочетания Binary-Coder-Decimal – двоично-кодированные десятичные числа).

В BCD-коде каждая десятичная цифра задается группой из 4 двоичных цифр, или битов. Веса, т. е. величины, на которые мы должны умножить биты, являются степенями основания, равного 2. BCD-код десятичных цифр определяется по правилам перехода от десятичных к двоичным числам.

Ниже двоично-десятичный код приведен в табличной форме:

десятичное число	Вес			
	8	4	2	1
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

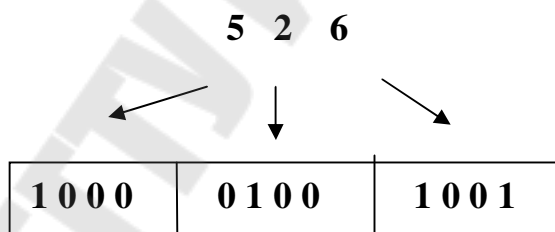
Отдельные цифры каждого десятичного числа можно представить 4-разрядными группами. Например, число 526 записывается с помощью двоичных цифр следующим образом:



Код с избытком три также является двоично-десятичным кодом, однако веса, соответствующие каждому биту, в нем не являются степенями числа 2. К каждой группе из 4 битов, соответствующих десятичной цифре, в этом коде добавлено число 3. Пример этого кода в табличной форме приведен ниже:

десятичное число	Вес				
	8	4	2	1	+3
0	0	0	1	1	
1	0	1	0	0	
2	0	1	0	1	
3	0	1	1	0	
4	0	1	1	1	
5	1	0	0	0	
6	1	0	0	1	
7	1	0	1	0	
8	1	0	1	1	
9	1	1	0	0	

При вычислении десятичного числа для группы двоичных для группы двоичных цифр сначала производится уменьшение двоичного числа на 3, а затем результат преобразуется в десятичное число. Например, число 526 в коде с избытком 3 записывается следующим образом:



Код с избытком 3 является самодополняющимся, т.е. его верхние 5 цифр являются отражением нижних 5 цифр. Это видно из таблицы кода, приведенной выше. Кроме того, каждая цифра содержит как единицы, так и нули, что создает определенные преимущества при передаче информации, поскольку десятичный нуль также представляет собой группу нулей и единиц, а это обеспечивает высокую степень надежности при детектировании нуля.

Код Грея является кодом с обменом единицей, т.е. при последовательном переходе от одной цифры этого кода к другой всегда изменяется только один из двоичных разрядов. Таблица для кода Грея выглядит следующим образом:

десятичное число	Вес			
0	0	0	0	0
1	0	0	0	1
2	0	0	1	1
3	0	0	1	0
4	0	1	1	0
5	0	1	0	1
6	0	1	0	1
7	0	1	0	0

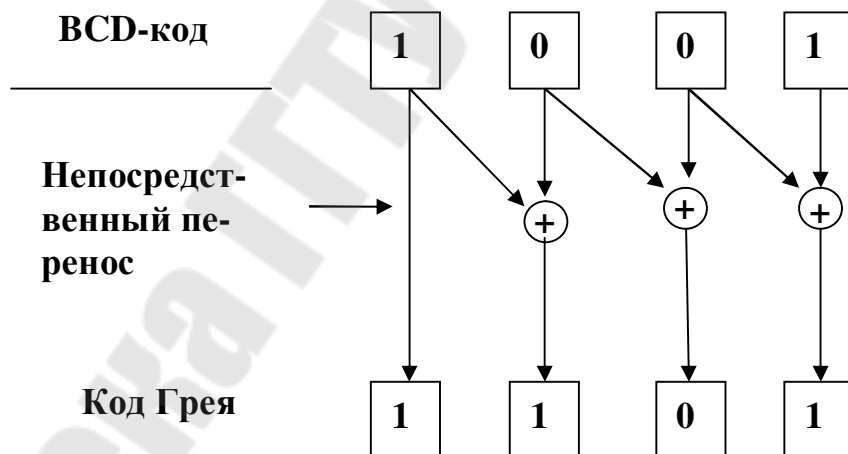
8	1	1	0	0
9	1	1	0	1

В управляющих модулях и счетчиках этот обмен единицей имеет преимущество: команда на ввод следующего шага воздействует только на один триггер соответствующего модуля или счетчика.

Другое преимущество заключается в том, что здесь при декодировании триггерных состояний, как правило, не возникает никаких затруднений, связанных с помехами типа «иголки» (короткие импульсы, которые появляются на выходе в то время, когда счетчик еще не перешел в определенное состояние). При переходе же из одного состояния в другое изменяется только один бит, после чего счетчик оказывается в следующем состоянии.

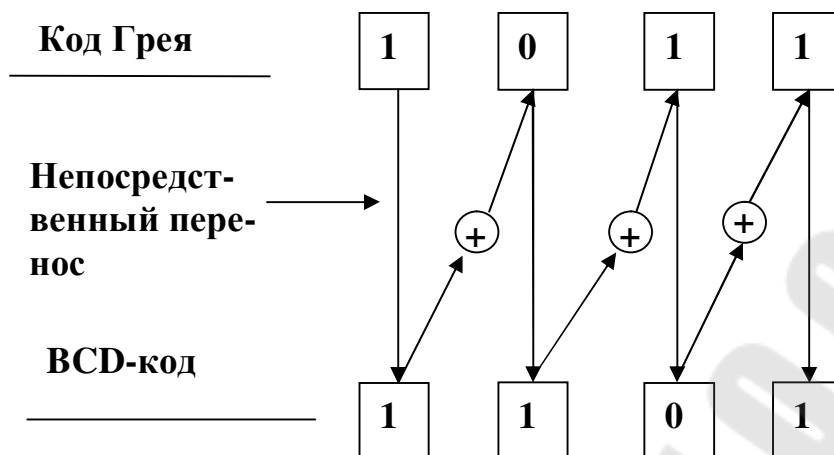
Преобразование регулярного двоично-десятичного кода в код Грея осуществляется довольно просто. Старший бит переходит непосредственно в соответствующий бит кода Грея. Следующий бит из BCD-кода суммируется по модулю два со старшим битом и дает второй бит кода Грея. В дальнейшем суммируются два следующих бита из BCD-кода, которые дают третий бит кода Грея. Вычисление продолжается до тех пор, пока не будет определен младший бит кода Грея.

Принцип перевода числа из BCD-кода в код Грея можно схематически изобразить следующим образом:



При преобразовании кода Грея в регулярный двоично-десятичный BCD-код сначала переносится старший бит, после чего производится вычисление по методу «диагонального» сложения по модулю два битов в обеих цифровых последовательностях, т.е. второй бит BCD-кода равен сумме старшего бита BCD-кода и второго бита кода Грея. Такое сложение выполняется до тех пор, пока не будет достигнут младший бит BCD-кода.

Принцип перевода числа из кода Грея в BCD-код можно схематически изобразить следующим образом:



Код Грея широко применяется в управляющих и контролирующих модулях. Вычисления производятся не с помощью двоично-десятичных конфигураций, т.е. 4-разрядных групп, а в двоичном коде по правилам преобразования, описанных выше. Таблица кода Грея для чисел от 0 до 15 включительно приведена ниже:

десятичное число	Вес			
0	0	0	0	0
1	0	0	0	1
2	0	0	1	1
3	0	0	1	0
4	0	1	1	0
5	0	1	0	1
6	0	1	0	1
7	0	1	0	0
8	1	1	0	0
9	1	1	0	1
10	1	1	1	1
11	1	1	1	0
12	1	0	1	0
13	1	0	1	1
14	1	0	0	1
15	1	0	0	0

1.2. Цифровые микросхемы.

В настоящее время элементной базой промышленной электроники, вычислительной техники, систем автоматики и связи являются в основном интегральные микросхемы.

Микросхема - это микроэлектронное изделие, состоящее из активных и пассивных электрорадиоэлементов, а также соединяющих их проводников, которые изготавливаются в едином технологическом процессе, заключено в общий корпус и представляет неразделимое целое.

Схемная реализация всего многообразия цифровых микросхем осуществляется на основе логических элементов (ЛЭ), которые представляют собой схемы, выполняющие элементарные логические функции: И, ИЛИ, НЕ.

Способ соединения транзисторов между собой в пределах одного элемента определяет их логический базис или, проще, логику. Из логических микросхем на биполярных транзисторах в настоящее время наибольшее распространение имеет транзисторно-транзисторная логика (ТТЛ) в нескольких модификациях. Из микросхем на полевых транзисторах наиболее широко используется КМОП-логика на комплементарных МОП-транзисторах, т.е. использующая совместное включение пар транзисторов с каналами разных видов проводимости.

По технологическим признакам цифровые микросхемы выпускаются сериями. Серией называют группу микросхем различного функционального назначения, выполненных по одинаковой технологии, имеющие сходные технические характеристики и предназначенных для совместной работы в аппаратуре. В состав современных серий входят десятки типов микросхем - от логических элементов до функционально законченных узлов: счетчиков, регистров, сумматоров, запоминающих устройств и других.

1.3. Отрицательная логика

В ТТЛ и КМОП цифровых устройствах логические состояния представляются двумя уровнями напряжения: высоким, близким к напряжению источника питания, и низким, близким к нулю.

Два уровня напряжения, характеризующие логические состояния, определяются просто как более высокий и низкий. Эти два значения называются логическими уровнями. Часто названия логических уровней пишут заглавными буквами: ВЫСОКИЙ и НИЗКИЙ, и обозначают латинскими буквами H и L (от англ. слов: HIGH - высокий и LOW - низкий).

Существует так называемое логическое соглашение, определяющее, каким уровнем напряжения представлять логическую 1 и логический 0. В положительной логике более высокий уровень напряжения (H) соответствует логической 1, а низкий (L) - логическому 0 (H=1, L=0). В отрицательной логике - наоборот (L=1, H=0).

Элемент, выполняющий логические функции, можно оценивать с позиций как положительной, так и отрицательной логики. Его функциональная роль в обоих случаях будет различной. Положительная логика имеет преимущественное применение. В каталогах, справочниках, в заводских этикетках логические функции цифровых микросхемах также даются для положительной логики.

В отрицательной логике элементы И функционируют как элементы ИЛИ, а элементы ИЛИ соответственно как И. Таким образом, после инверсии сигнала происходит переход от положительной логики к отрицательной, а после еще одной инверсии обратный переход от отрицательной логики к положительной. Знание особенностей работы логических элементов в положительной и отрицательной логике позволяет проводить правильный анализ работы цифровых устройств.

Так, если по заданию требуется применять в разрабатываемом устройстве только логические элементы И-НЕ, то первая от входов устройства линейка логи-

ческих элементов будет работать как элементы И-НЕ, а вторая – как элементы ИЛИ-НЕ, третья – как И-НЕ, и т.д

1.4. Неиспользуемые входы логических элементов

Часто при реализации логических функций на реальных микросхемах остаются неиспользуемые входы логических элементов. Например, при реализации функции $Y = \overline{x_1 x_2}$ на микросхеме К561ЛА8, имеющей структуру 2x4И-НЕ, будет два неиспользуемых входа.

На практике с неиспользуемыми входами поступают следующим образом:

- объединяют с неиспользуемыми с учетом выполняемых данным входом функций, если это не ведет к превышению нагрузочной способности предшествующего каскада;

- в тех случаях, когда на неиспользуемом входе должен быть уровень лог.0, указанный вход просто соединяют с общей шиной;

- для создания уровня лог.1 на свободных входах их соединяют с шиной питания $U_{пит}$.

Следует помнить, что входы КМОП микросхем (в отличие от ТТЛ) оставлять свободными недопустимо. Если какой-нибудь вход окажется неподсоединенным, на нем могут возникнуть непредсказуемые напряжения за счет наводок и связей через паразитные емкости. Следствием этого может быть неверное действие микросхемы. Чаще всего при не подключенных никуда входах на выходе микросхемы появляется сигнал с частотой сети переменного тока 50 Гц .

1.5. Генераторы импульсов на цифровых микросхемах

Импульсная схема отличается от цифрового устройства тем, что в ней главными являются не булева алгебра (или арифметика работы устройства), не коды на его выходах, а длительность формируемых этой схемой импульсов; формирование на его выходе фронтов, более коротких, чем на входе; задержки этих фронтов, их дифференцирование, ограничение и т.п.

Большинство импульсных устройств на логических элементах основано на том, что логические элементы – это своего рода усилители с коэффициентом усиления 20 ... 100 и с частотой среза $f_{среза}$ у ТТЛ схем - 5 ... 50 МГц, а у КМОП $f_{среза}$ – 1 ... 10 МГц. Аналитический расчет линейного режима цифровой микросхемы нецелесообразен, т.к. конкретные характеристики элементов могут существенно отличаться от типовых, ведь завод-изготовитель эти характеристики не регламентирует. На практике нужный режим находят подбором сопротивлений внешних резисторов или введением стабилизирующих обратных связей.

На рис.1 приведена схема генератора с конденсатором в цепи обратной связи временные диаграммы его переключений.

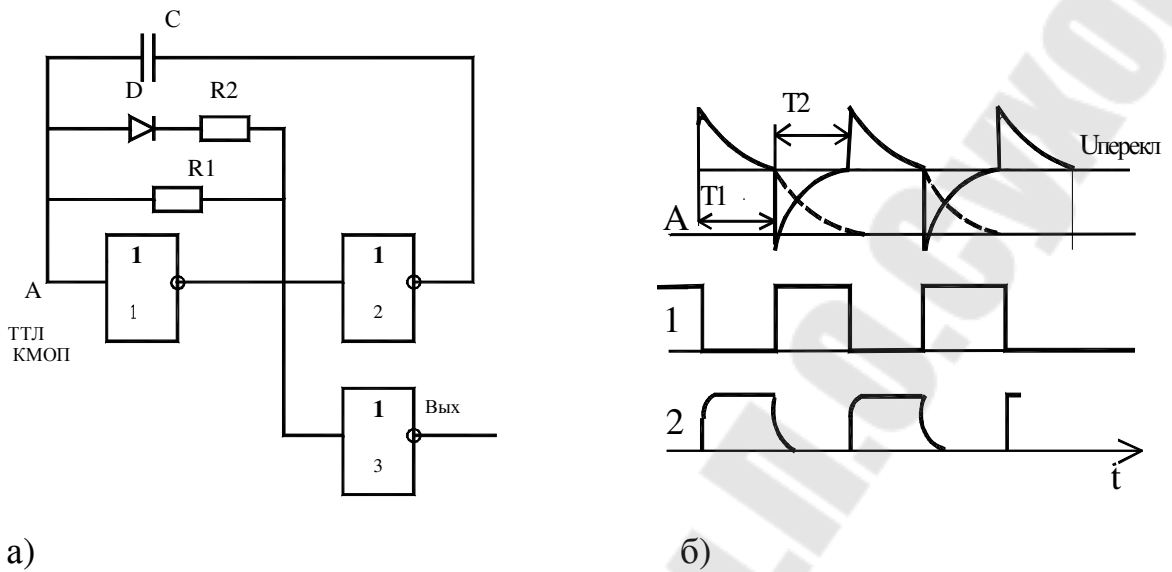


Рис.1. а) схема генератора с конденсатором в цепи обратной связи
б) временные диаграммы его переключений

Для ТТЛ микросхем $R1$ выбирают $R1 = 150 \dots 680$ Ом, а для КМОП микросхем - $R1 = 10$ кОм $\dots 10$ МОм. Резистор $R1$ выполняет две функции: смещает рабочую точку логического элемента ЛЭ1 на крутой участок передаточной характеристики, обеспечивая этим мягкое самовозбуждение, и вместе с конденсатором C служит времязадающим элементом. Длительность каждого полупериода колебаний $T1$ и $T2$ примерно равна $2 \cdot R1 \cdot C$.

Для ТТЛ микросхем этот процесс несколько ассиметричен, поскольку при входном напряжении ЛЭ1 больше, чем напряжение переключения $U_{перекл}$, входной ток его не превышает десятков микроампер – это ток утечки закрытого эмиттерного перехода МЭТ, т.е. среднее входное сопротивление ЛЭ1 здесь порядка 100 кОм.

При входном напряжении меньшем, чем напряжение переключения $U_{перекл}$ входной ток возрастает почти до 1мА, следовательно, среднее входное сопротивление здесь порядка 1 кОм и это низкое входное сопротивление логического элемента, действуя параллельно времязадающему резистору $R1$, уменьшает время заряда конденсатора C в полупериод $T2$ на 10-20% (по сравнению с $T1$). Для выравнивания полупериодов $T1$ и $T2$ иногда параллельно резистору подключают цепочку из диода D и резистора $R2$, где $R2$ выбирают в 5 $\dots 10$ раз большим, чем $R1$.

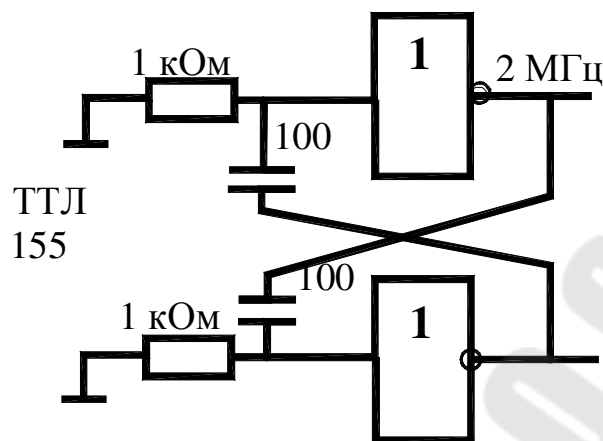


Рис.2. Схема генератора на основе мультивибратора (нерекомендуемая)

В данном симметричном мультивибраторе нет отрицательной обратной связи для стабилизации рабочей точки ЛЭ на крутом участке переходной характеристики чтобы обеспечить мягкое самовозбуждение, как в предыдущей схеме.

В данной схеме (рис. 2) прохождение постоянной составляющей входного тока ЛЭ через резистор 1кОм создает на нем падение напряжения порядка 1,8 В, что и является смещением рабочей точки на сравнительно крутой участок переходной характеристики. Невысокая стабильность рабочей точки такого генератора к нестабильному самовозбуждению, поэтому данную схему не рекомендуется использовать, несмотря на то, что она довольно часто встречается в литературе.

Нестабильность, неточность установки частоты всех рассмотренных ранее генераторов может достигать 30%.

Наилучшую стабильность частоты среди генераторов на ЛЭ имеют генераторы с кварцевым резонатором, включенным вместо времязадающего конденсатора (рис.3).

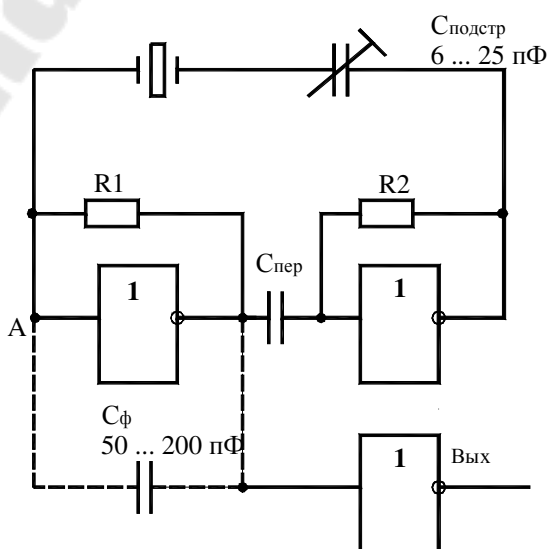


Рис.3. Генератор с кварцевым резонатором

Резисторы $R1$ и $R2$ выбирают так же, как и для генератора с емкостной ПОС. Фильтрующий конденсатор C_f вводят в ТТЛ схемах на частотах ниже

1МГц для предотвращения звона на фронтах импульсов (против всплесков генерации с частотой порядка 30 МГц).

Переходной конденсатор $C_{пер}$ выбирают из расчета: $X_{C_{пер}} = \frac{1}{\omega_p \cdot C_{пер}} \ll R_2$

на рабочей частоте ω_p .

Подстроечный конденсатор $C_{подстр}$ позволяет точно настроить частоту генератора в небольших пределах, он немного повышает частоту генератора.

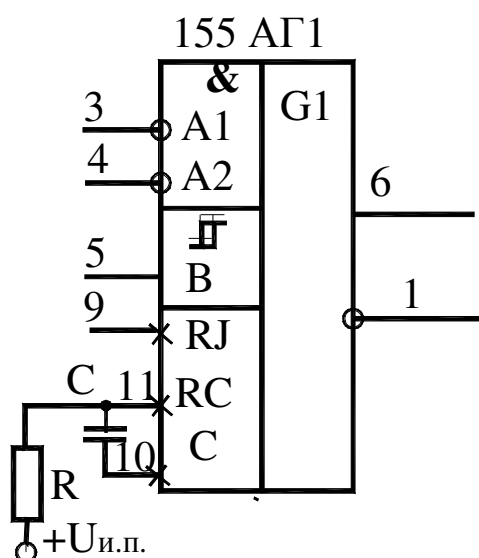
Обычные кварцевые резонаторы имеют относительную нестабильность чистоты резонанса порядка 10^{-6} . Основным дестабилизирующим фактором является зависимость частоты кварца от его температуры. Например, очень распространенный для применения в часах кварцевый резонатор РК 72 на 32.786 кГц имеет допустимое относительное изменение частоты $\frac{\Delta f}{f} = 36 \cdot 10^{-6}$ в диапазоне температур 0 ...50 °С (причем, допустимое относительное изменение частоты колебаний за первый год составляет $\pm 3 \cdot 10^{-6}$).

Это означает, что часы, работающие с таким кварцевым резонатором при температуре 0 ...50°С, могут иметь неточность хода за сутки (т.е. за $T = 24 \cdot 60 \cdot 60 = 86400$ сек): $\Delta T = T \cdot \frac{\Delta f}{f} = 86400 \cdot 36 \cdot 10^{-6} = 3.1 \text{сек}$.

Специализированные микросхемы – одновибраторы, таймеры – выпускают в различных сериях ТТЛ и КМОП. Они обладают широкими функциональными возможностями, но самое главное – имеют значительно меньшие погрешности длительности выходных импульсов, а также слабую зависимость длительности от температуры, питающего напряжения, от времени и от замены микросхемы.

Так, для 155 АГ1 приводятся данные о погрешности длительности импульса порядка 0.5%, в то время, как обычные одновибраторы, собранные на логических элементах И-НЕ, ИЛИ-НЕ, D-триггерах или триггерах Шмита, имеют погрешность длительности импульса порядка 30%.

Одновибратор 155АГ1 (рис.4.а) может срабатывать от положительных фронтов по входу В или от обратных им импульсам по инверсным входам А1 и А2 в соответствии с таблицей (рис. 4.б).



а)

Рис.4 а) условное обозначение микросхемы 155 АГ1

б)таблица ее переключений

Входная схема с триггером Шмита обеспечивает надежный запуск одновибратора по входу В при пологих фронтах импульсов запуска. Внешние резистор R и конденсатор C определяют длительность выходного импульса $t_{им} \approx 0.7 \cdot R \cdot C$, они могут быть выбраны в пределах $R = 1.5 \dots$

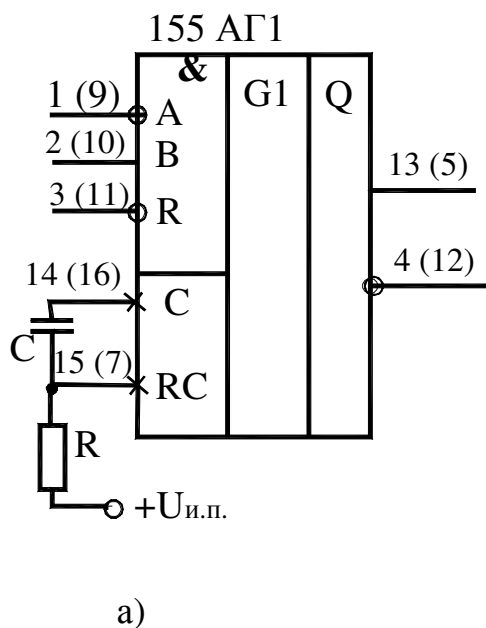
50 кОм; $C = 0 \dots 1000$ мкФ. В микросхеме 155 АГ1 имеется внутренний резистор RJ (INTERNAL - внутренний), включенный между выводами RJ и RC , сопротивлением примерно 2 кОм. Во многих случаях можно обойтись этим внутренним резистором, не используя внешний резистор R . Для этого надо к источнику питания ($U_{пит.}$) подключать вывод RJ внутреннего резистора (вместо внешнего резистора R).

Минимальная длительность выходного импульса микросхемы 155 АГ1 составляет 35 нс.

Когда одновибратор 155 АГ1 запущен, то вовремя формирования выходного импульса он не реагирует на новые входные импульсы по любому из запускающих входов А1, А2 или В2, т.е. 155 АГ1 – одновибратор без перезапуска, в отличие от одновибраторов 155 АГ3 и 564 АГ1.

Условное обозначение и таблица состояний микросхемы 155 АГ3 приведены на рис. 12.

A1	A2	B	Q
0	X	1	0
X	0	1	0
X	X	0	0
1	1	X	0
1		1	
	1	1	
0	X		
X	0		



R	A	B	Q
0	X	X	0
X	1	X	0
X	X	0	0
1	0		
1		1	
	0	1	

б)

Рис.5 а) условное обозначение микросхемы 155 АГ3

б) таблица ее переключений

В одном корпусе 155 АГ3 два одновибратора, которые отличаются от 155 АГ1 отсутствием одного триггера Шмита и внутреннего резистора, а также повторный запуск то время, пока не закончилось формирование выходного импульса; при этом длительность выходного импульса увеличивается на интервал времени между первым и последующим запусками. Это называется перезапуском.

Автогенератор коротких инверсных импульсов (рис.6) длительностью $t_{имп}^0 \approx 30$ нс с периодом повторения $T=R1 \cdot C1$. Чтобы увеличить длительность $t_{имп}^0$ в цепи обратной связи можно включить интегрирующую цепь $R_u C_u$, но погрешность длительности этих импульсов $t_{имп}^0$ будет такой же, как при использовании логических элементов – порядка 10 ... 20%, в то время как интервал между импульсами $T=R1 \cdot C1$, будет выдерживаться с погрешностью около 1%.

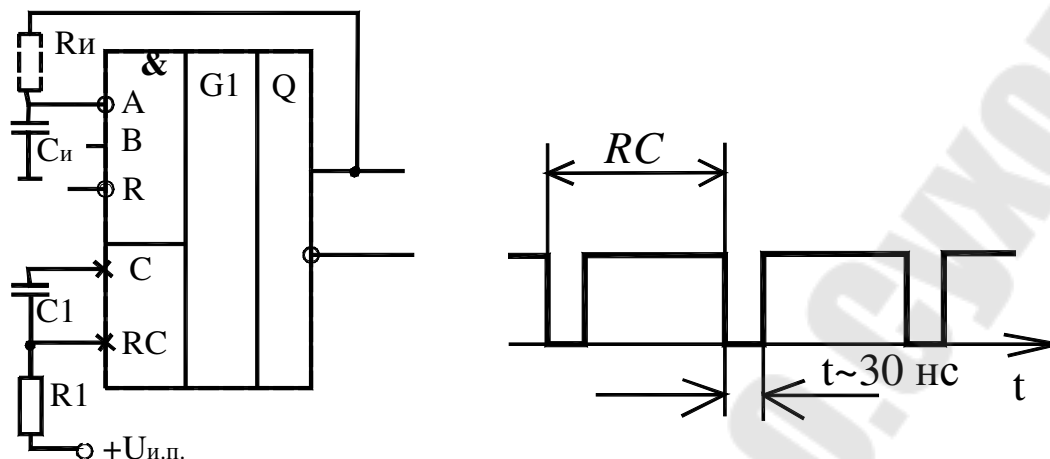


Рис.6. Автогенератор коротких инверсных импульсов длительностью $t_{имп}^0 \approx 30 \text{ нс}$ с периодом повторения $T = R1 \cdot C1$

Генератор на двух одновибраторах 155 АГ3 (рис.7) работает трех режимах:

1. $\bar{R} = 1$ – автоколебательный режим;
2. $\bar{R} = 1$ – стартовый – генератор пачки импульсов на интервале $G = 1$;
3. $\bar{R} = 0$ – одновибратор, формирующий выходной импульс на перепад 01 сигнала G .

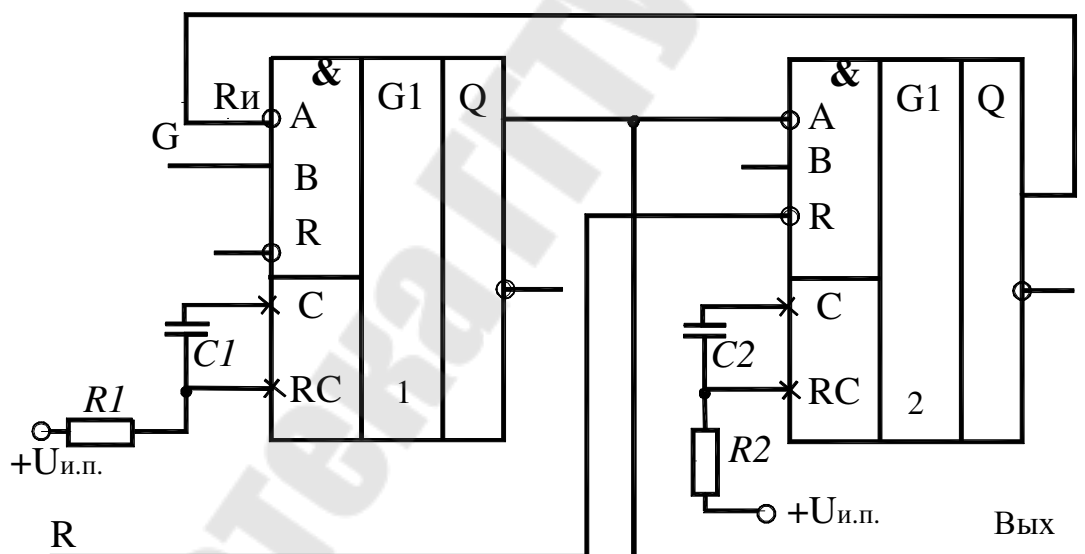


Рис. 7. Генератор на двух одновибраторах 155 АГ3

1.6. Полиномиальные кодеры и фильтры (декодеры) циклических кодов.

С выхода любого триггера сдвигового регистра полиномиального счетчика можно снимать выходную псевдослучайную последовательность. Параллельный псевдослучайный код можно снять с выходов нескольких или всех триггеров полиномиального счетчика.

Генераторы псевдослучайных последовательностей используются для имитации входных сигналов при проверке аппаратуры, при цифровом моделировании, в радиотехнике и радиолокации для повышения скорости передачи и во многих других случаях, когда вместе с необходимостью иметь случайные числа требуется иметь еще и повторяемые результаты, т.е. последовательность «случайных» чисел не должна быть совершенно случайной.

Термин «полиномиальные» для обозначения узлов, построенных на базе сдвигающих регистров и сумматоров по модулю 2, отражает способность этих узлов аппаратно реализовать ряд операций над полиномами (многочленами), имеющими двоичные (бинарные) коэффициенты при степенях переменной x . Эти операции позволяют построить целый класс циклических кодов, которые широко используются для обнаружения или исправления ошибок при передаче и хранении данных.

Некоторый полином с бинарными коэффициентами (т.е. с коэффициентами, которые могут принимать значения только лишь 0 и 1), например,, можно записать в более развернутой форме:

$$A = 1 \cdot x^0 + 0 \cdot x^1 + 0 \cdot x^2 + 1 \cdot x^3 + 0 \cdot x^4$$

В отличие от обычной записи здесь старшие степени x удобнее писать справа. Такая запись позволяет поставить в соответствие полиному код значений коэффициентов при степенях x : 10010. Тогда умножению полинома на x будет соответствовать сдвиг его кодового эквивалента вправо:

$$A \cdot x = (1 + x^3) \cdot x = x + x^4 = 0 \cdot x^0 + 1 \cdot x^1 + 0 \cdot x^2 + 0 \cdot x^3 + 1 \cdot x^4$$

Кодовый эквивалент $A \cdot x$ равен 01001, т.е. коду исходного полинома A , равного 10010, но сдвинутого вправо.

Далее над бинарными полиномами вводится операция, которую из-за сходства с операцией алгебраического перемножения также называют перемножением полиномов. При этом показатели степеней x перемножаемых членов суммируют, как обычно, по арифметическим правилам, но коэффициенты при получившихся одинаковых степенях x суммируются по модулю 2.

Например:

$$K = A \cdot G = (1 + x^3) \cdot (1 + x + x^3) = 1 + x + x^4 + x^6.$$

Или более детально, выделив для каждой степени x отдельный столбец:

	x^0	x^1	x^2	x^2	x^3	x^4	x^5	x^6
A	1		+	x^3	Множимое			
$\cdot G$	1+	x	+	x^3	множитель			
$A \cdot 1 =$	1		+	x^3				
$A \cdot x =$		x	+					
$A \cdot x^3 =$				x^3	x^4	+		x^6
$A \cdot G =$	1+	x		$0 \cdot x^3$	x^4	+		x^6

Если полиномы представить их кодовыми эквивалентами, то эту же операцию можно записать следующим образом:

$$\begin{array}{r}
 A \ 1001 \\
 \cdot G \ 1101 \\
 \hline
 1001 \\
 1001 \\
 0000 \\
 \hline
 1001 \\
 \hline
 K=A \cdot G \ 1100101
 \end{array}$$

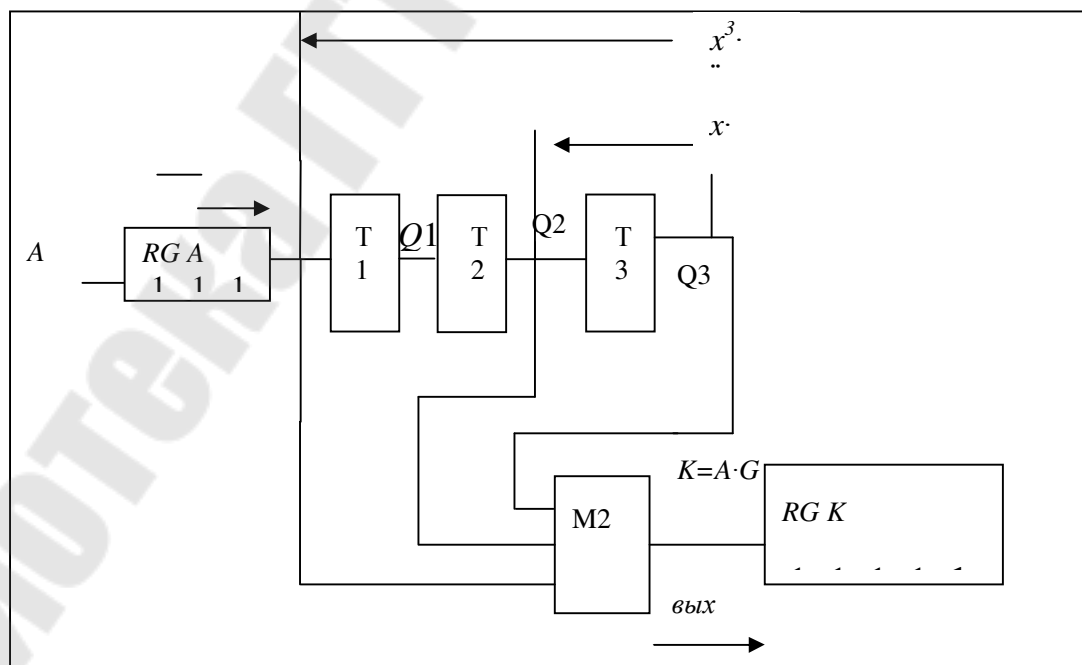
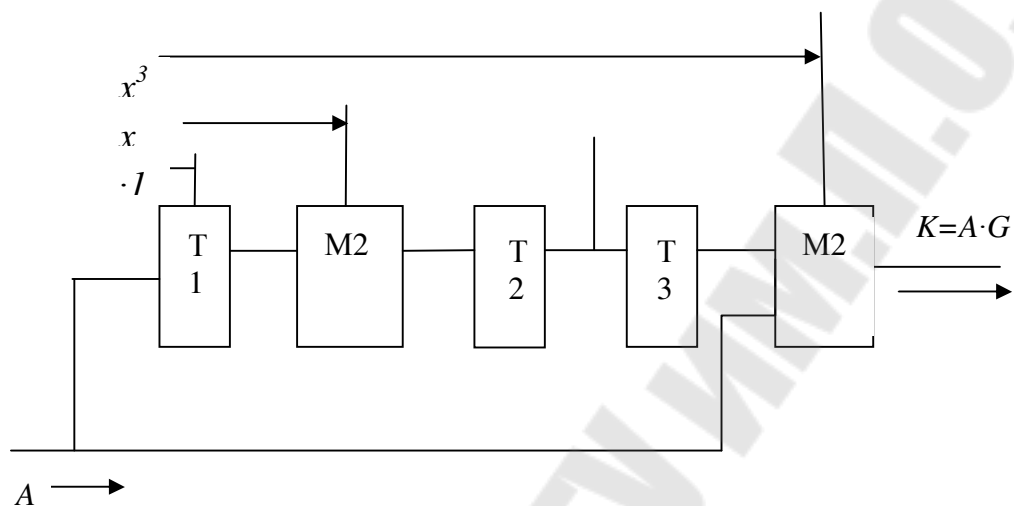


Рис. 8

На рис. 8 приведены две конфигурации схем, реализующих эту операцию, т.е. выполняющих перемножение двух полиномов. От полиномиальных счетчиков эти схемы отличаются лишь отсутствием обратной связи. Один полином A в кодовом представлении поступает на вход системы последовательным ко-

дом, начиная с коэффициентов при старших степенях x . Это может быть любой код, отображающий любой полином.

Второй полином - задан структурной схемой: в первой схеме расположением мест ввода в регистр входного кода, а во второй схеме – расположением выводов на общий сумматор по модулю 2. Именно такая конфигурация обеспечивает сложение трех копий входного кода A , взаимно сдвинутых в соответствии с кодом множителя G из примера.

Процесс продвижения кода A из сдвигающего регистра источника через вторую схему в сдвигающий регистр приемника выглядит следующим образом:

№ такта	A	Q_1 Q_2 Q_3	K
0	1001		
1	100	1	1
2	10	0 1	01
3	1	0 0 1	101
4		1 0 0	0101
5		1 0	00101
6		1	100101
7			1100101

$K = A \cdot G$

По аналогии с перемножением двоичных полиномов вводится и операция деления полинома на полином. При делении необходима операция вычитания, но результат вычитания по модулю 2 совпадает с результатом сложения по модулю 2. Как и при перемножении, старшие степени x располагаются справа.

№ такта	$K = A \cdot G$	Q_1 Q_2 Q_3	A
0	1100101		
1	110010	1	
2	11001	0 1	
3	1100	0 0 1	
4	11	1 0 0	1
5	1	0 0 1	01
6		0 0 0	1001
7			1001

Остаток A

Узлы умножения и деления на полиномы широко используются в схемах контроля.

1 способ. Перед подачей исходный код A кодера умножается на некоторый порождающий полином G , и в линию связи (или в память) передается кодовое слово $K=A \cdot G$. На приемной стороне кодовое слово в фильтре (декодере) делится на тот же полином G .

Если оказалось, что остаток не равен нулю, то значит в процессе передачи (хранения) произошла ошибка. Если остаток равен нулю, то считается, что ошибки не было, хотя, в принципе, можно подобрать такую ошибку, которая при делении на G дает нулевой остаток. Очевидно, что она должна быть кратной G . Отсюда следует, что, в общем, чем сложнее полином G , тем меньше вероятность обнаружения ошибки.

2 способ. Вместо передачи по линии связи кодового слова $K=A \cdot G$ передается сам код A и следом за ним – остаток от деления его на порождающий полином G . На приемном конце еще раз выполняется деление $A \cdot G$ и оба остатка сравниваются, если они не равны, следовательно произошла ошибка.

Хорошо разработанная теория полиномов позволяет целенаправленно подбирать вид порождающего полинома G , обеспечивающего заданные корректирующие свойства полученного с его помощью кода. Коды, основанные на операциях с порождающими полиномами, относятся к классу циклических кодов.

Хорошо разработанная теория полиномов позволяет целенаправленно подбирать вид порождающего полинома G , обеспечивающего заданные корректирующие свойства полученного с его помощью кода. Коды, основанные на операциях с порождающими полиномами, относятся к классу циклических кодов.

Разработаны коды этого класса способные исправлять следующие ошибки при передаче данных:

- одиночные ошибки в слове (коды Хэмминга – HAMMING CODES);
- компактные группы (пакеты) ошибок длиной не более l (коды Файра – FIRE CODES);
- группы, числом не более t произвольно разбросанных по слову ошибок (код Боуза – Чоудхри – Хокенгхема) - BCH CODE – BOSE – CHAUDHURI – NOCQUENHEM CODE.

Параметры l и t также определяются видом порождающего полинома G .

На основе этого кода разработана микросхема циклического регистра диагностики ошибок КР 1818 ВЖ1.

Узлы деления полиномов используют также при контроле правильности работы логических схем методом сигнатурного анализа (SIGNATURE ANALYSIS).

На входы проверяемого устройства с генератора псевдослучайных чисел подается определенной длины и всегда одинаковая по структуре последовательность псевдослучайных кодов. Выходы проверяемого устройства подключены к узлу деления полиномов, который делит полученные выходные последовательности на достаточно сложный полином. При таком применении узел деления обычно называют сигнатурным анализатором. Остаток, оставшийся в регистре узла деления после окончания входной тестовой последовательности, называют сигнатурой. Сигнатура на выходе исправной логической схемы заранее известна и может быть опознана оператором по цифровому табло или автоматически, при помощи компаратора кодов.

Сигнатура неисправной схемы иная, причем благодаря тому, что при делении на полином разряды кода сильно «перемешиваются», любые небольшие отличия получающихся кодов резко усиливаются.

Сигналы с проверяемых точек должны попадать в сигнатурный анализатор только после окончания в схеме переходных процессов, что достигается грамотным тактированием.

Распространен 16-ти разрядный сигнатурный анализатор с обратными связями, обеспечивающими формирование последовательности максимальной длины ($2^{16}-1$ тактов).

Сигнатурный анализатор используют как при стендовом контроле схем, так и при создании встроенной схемы самоконтроля цифровых блоков.

Узлы умножения и деления на порождающий полином находят широкое применение также в автоматическом шифровании сообщений: если полином достаточно сложен, то выходной код имеет исключительное сходство с кодом на входе узла.

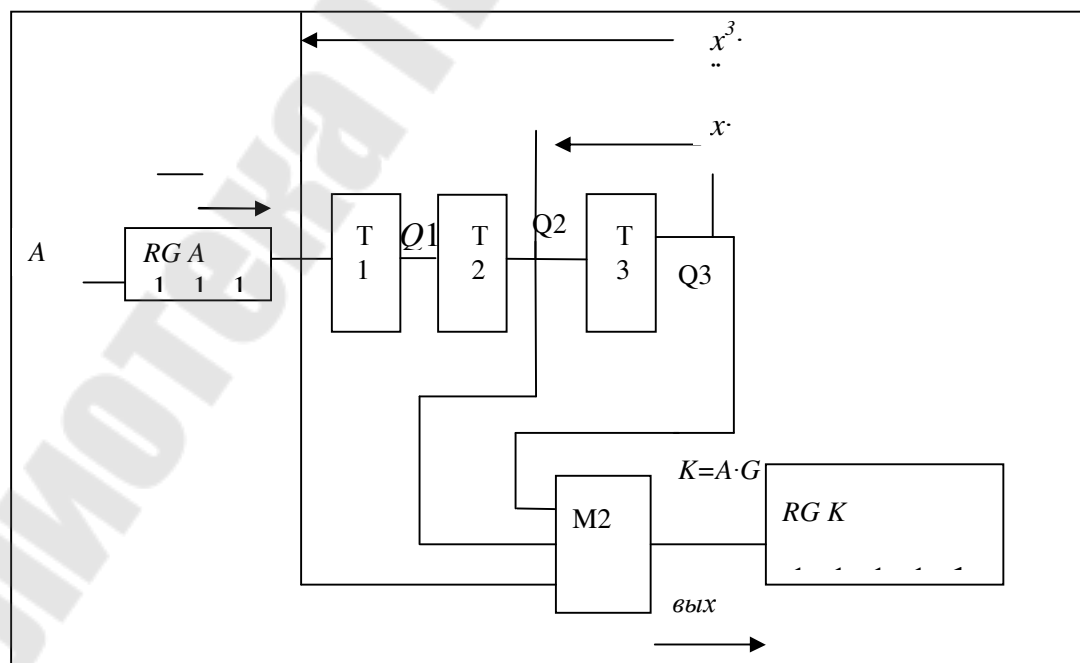
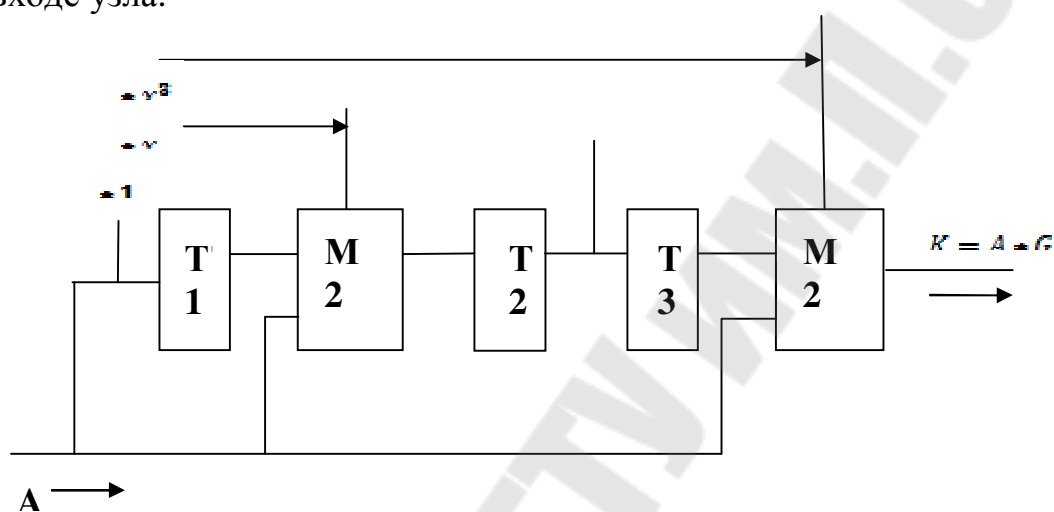


Рис. 9

2.ЗАДАНИЕ НА КУРСОВУЮ РАБОТУ

Предложены четыре варианта устройств бинарного преобразования исходных символов – букв и цифр в выходной код.

1. Бинарный кодер букв фамилии студента.
2. Формирователь кода с избытком три номера телефона студента.
3. Скремблер сообщений на основе кодового слова, соответствующего номеру фамилии студента по журналу группы.
4. Преобразователь двоичного кода букв улицы из домашнего адреса студента в код Грея.

Для выполнения первого варианта курсовой работы надо проделать следующие пункты.

1. Составить таблицу истинности для пяти входных переменных А, В, С, D, Е. В правой части таблицы должно быть n столбцов $F_1, F_2, F_3, \dots, F_{n-1}$, где n - число букв фамилии студентов, F_n - последняя буква фамилии. Если число букв фамилии меньше 5, то к фамилии добавляется без промежутка имя студента, например: ХилоПетр. В каждом из n столбцов правой части 1 будет только в одной строке, соответствующей двоичному коду порядкового номера этой буквы русского алфавита. Нет букв Ё и Ъ.
2. Разработать схему генератора импульсов с частотой повторения $(100 + n \cdot 10)$ кГц с нестабильностью частоты:
 - группа xxxx1 - $\pm 30\%$
 - группа xxxx2 - $\pm 0,5\%$
 - группа xxxx3 - $\pm 0,001\%$

Студенты номера которых по журналу группы на момент выдачи задания нечетные разрабатывают схему на ТТЛ микросхемах, четные – на КМОП.

3. К выходу генератора импульсов подключить счетчик с числом разрядов, не менее 5.
4. К выходам разрядов счетчика подключить n схем совпадения кодов, обеспечивающих формирование импульсов записи в моменты совпадения кодов младших пяти разрядов кода букв с интервалом времени, соответствующим каждой букве фамилии.
5. По каждому из этих n импульсов записи произвести запись пятиразрядного двоичного кода каждой буквы фамилии студента в соответствующий регистр памяти.
6. Для проверки знаний студентов первоначально таблицу истинности преобразовать, объединив в одном столбце правой части таблицы все еди-

ницы всех столбцов первоначальной правой части таблицы. По такой преобразованной таблице истинности заполнить карту Карно, произвести минимизировано и записать минимизированное булево выражение.

Для выполнения второго варианта курсовой работы надо проделать те же пункты, что и для первого варианта, только вместо двоичного выходного кода следует сформировать код с избытком три в соответствие с теоретическими сведениями, приведенными в данных методических указаниях.

Для выполнения четвертого варианта курсовой работы надо проделать те же пункты, что и для первого варианта, только вместо двоичного выходного кода следует сформировать код Грея в соответствие с теоретическими сведениями, приведенными в данных методических указаниях.

Варианты курсовой работы выбираются следующим образом: если последняя буква фамилии гласная, то выбирается первый, при нечетном числе букв в фамилии студента, или второй вариант,- при четном числе букв в фамилии студента. В случае, когда последняя буква фамилии согласная – выбирается третий, при нечетном числе букв в фамилии, или четвертый - при четном числе букв в фамилии студента варианты.

3. СВЕДЕНИЯ ПО ОФОРМЛЕНИЮ КУРСОВОЙ РАБОТЫ

3.1. Пояснительные записки в студенческих работах.

В студенческих курсовых и дипломных работах пояснительные записки выполняют на листах формата А4 (210×297 мм) с рамками, отстоящими от края листа на 5 мм сверху, справа и снизу и на 20 мм слева. Текст должен отступать от рамки на 5 мм со всех сторон.

Поскольку в студенческих работах допускается выполнение без рамок всех текстовых листов, кроме листов, на которых расположены основные надписи (угловые штампы), то расстояние от края листа до текста на листах без рамок должно составлять 10 мм сверху, справа и снизу и 25 мм слева.

В пояснительной записке различно оформляются титульный, заглавный и последующие листы. На титульном листе, который идет первым в записке, по порядку сверху вниз указываются:

- министерство;
- учебное заведение;
- факультет;

- кафедра;
- тема работы;
- **КУРСОВАЯ РАБОТА;**
- **ПОЯСНИТЕЛЬНАЯ ЗАПИСКА;**
- Зав. кафедрой

Должность	Уч. степень, звание	Подпись, дата	Инициалы, фамилия
-----------	---------------------	---------------	-------------------

- Руководитель

Должность	Уч. степень, звание	Подпись, дата	Инициалы, фамилия
-----------	---------------------	---------------	-------------------

- Студент

Специальность	Группа	Подпись, дата	Инициалы, фамилия
---------------	--------	---------------	-------------------

Город	Год
-------	-----

При необходимости на титульном листе дополнительно к этим сведениям могут быть приведены нормоконтроллер, консультанты, рецензент и другие данные.

За титульным листом помещается заглавный, на котором, как правило, расположен раздел «содержание». Внизу заглавного листа выполняется основная надпись по форме, приведенной на рис. 10.

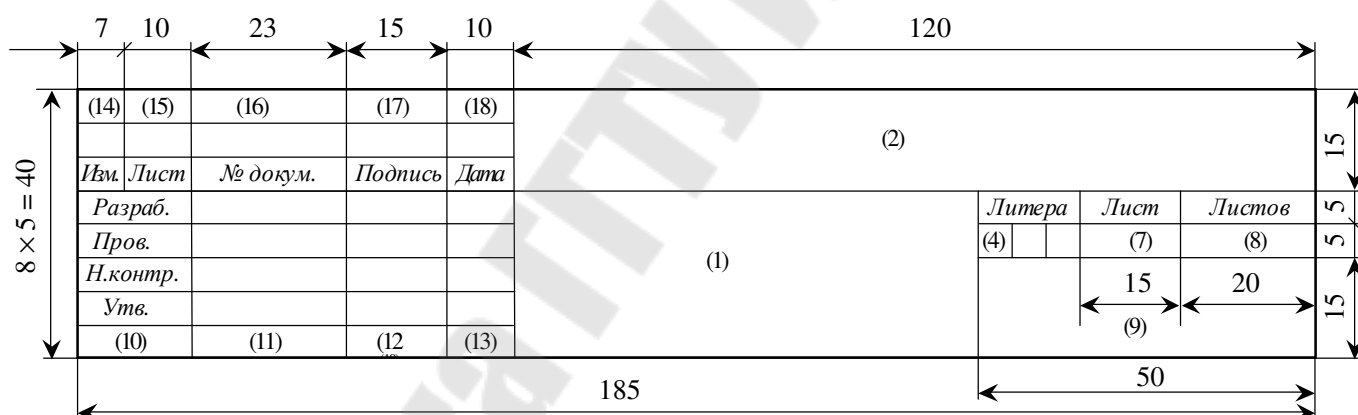


Рис. 10. Основная надпись по форме 2 по ГОСТ 2.104 – 68, выполняемая на первом заглавном листе текстовых документов.

В конструкторской документации предприятий на последующих листах текстовых документов выполняется основная надпись по форме 2а по ГОСТ 2.104 – 68, но в студенческих работах на последующих листах текстовых документов основная надпись обычно не выполняется. При нумерации листов титульный лист учитывается как первый, но номер на нем не ставится, а на заглавном листе ставится второй номер. Для пояснения текста и большей наглядности в текстовых документах приводят различные иллюстрации: рисунки, графики, диаграммы, схемы и т.п. (по ГОСТ 2.105 – 79, ГОСТ 2.319 - 81), причем все иллюстрации называют рисунками и нумеруют в пределах каждого раздела по типу: рис. 1.1, рис. 1.2, рис. 2.1 и т.д. При небольшом количестве иллюстраций можно применять сквозную нумерацию в пределах всего документа: рис. 1, рис. 2, рис. 3,..., рис. 12. Рисунки располагают так, чтобы их можно было рассматривать без поворота документа, а при невозможности выполнения этого требования рисунки располага-

ют так, чтобы их можно было рассматривать с поворотом документа по часовой стрелке на 90° .

3.2. Схемы как конструкторские документы

Схемой называют графический конструкторский документ, содержащий условные изображения или обозначения частей изделия и связей между ними. Схемы согласно ГОСТ 2.701-76 обозначают шифром из двух знаков (цифра и буква). В зависимости от видов элементов и связей, входящих в состав конструкции, схемы подразделяются на следующие виды (с указанием первого знака шифра): электрические (Э), гидравлические (Г), пневматические (П), кинематические (К) и др.

В практике конструкторского проектирования электронных устройств в зависимости от основного назначения схемы подразделяют на типы с указанием второго знака шифра: структурная (1), функциональная (2), принципиальная (3), соединений (4), подключения (5), общая (6) и др.

Правила выполнения всех видов схем приведены в ГОСТ 2.702 – 75. Схемы, как правило, содержат условные графические обозначения элементов и соединения между ними, позиционные обозначения элементов и их выводов, а также некоторые технические требования. Элементы схемы выполняются в условном масштабе с размерами как можно ближе к минимально допустимому из требований ГОСТ.

Все буквы и цифры на схемах выполняют шрифтом одного размера, - при использовании компьютерных технологий выполнения схемы рекомендуется шрифт «Times new roman cug» размером 14 пикселей, или близкие к нему шрифты. В некоторых графах основной надписи допускается уплотненные шрифты размером 12 и 10.

Минимальное расстояние между условными графическими обозначениями элементов, соединениями между ними и другими линиями на схеме не должно быть менее 3 мм. Толщина линий связи и графических обозначений одинакова (рекомендуемая толщина 0,3; 0,4 мм). Утолщенными вдвое линиями изображают линии групповой связи, условно изображающие группу линий электрической связи: проводов, кабелей, шин, следующих на схеме в одном направлении.

Наименование схемы определяется ее видом и типом. Например, схема Э3 называется «схема электрическая принципиальная», схема Э1 – «схема электрическая структурная» и т. д. В правом нижнем углу первого листа схемы выполняется основная надпись по форме, приведенной на рис. 11.

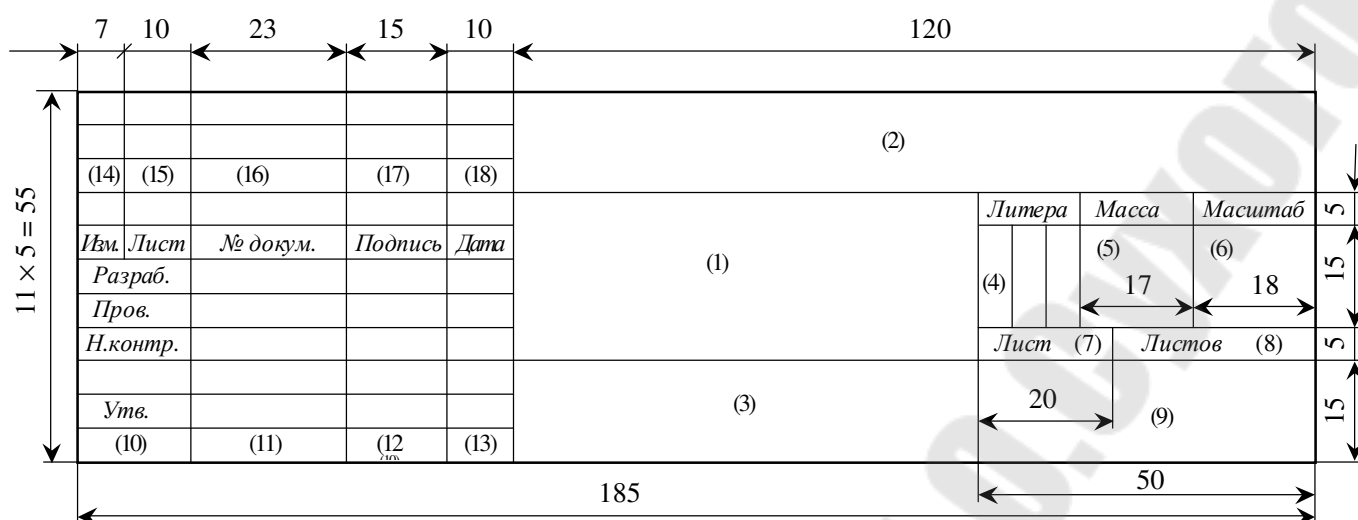


Рис. 11. Основная надпись по форме 1 по ГОСТ 2.104 – 68, выполняемая на первом листе схемы или чертежа.

В графе (1) записывают наименование изделия и документа в именительном падеже единственного числа. Наименование, состоящее из нескольких слов, начинают с имени существительного, например: *Тестер психологический. Схема электрическая принципиальная.*

В графе (2) записывают обозначение документа, которое в студенческих работах содержит: код учебного заведения; специальность; кафедру, ведущую проектирование; порядковый номер в приказе, утверждающем тему дипломного проекта и код документа. Например, ГГТУ.36.04.02.ПЭ.038.ЭЗ, где ГГТУ – сокращенное название вуза, 36.04.02 – шифр специальности, ПЭ – кафедра промышленной электроники, 038 – порядковый номер в приказе, утверждающем тему курсовой работы; ЭЗ – схема электрическая принципиальная.

Графа (3) основной надписи чертежа содержит сведения о материале, из которого надо изготавливать данную деталь, и в схемах не заполняется.

В студенческих работах графа (4) не заполняется. Графы (5) и (6) в схемах не заполняются.

В строках колонки графы (13) дата должна соответствовать окончанию работы, за которую ставится подпись, и соответственно передаче документа в следующую инстанцию.

Графы (14)...(18) заполняются на предприятиях при внесении изменений в документацию, а в студенческих работах они не заполняются.

Структурной называют схему, определяющую основные функциональные части конструкции, их назначение и взаимосвязи. Эти схемы разрабатывают первыми, обычно на стадии технического предложения. Внешне похожая на нее функциональная схема разъясняет определенные процессы, протекающие в конструкции в целом или в отдельных ее функциональных цепях. Функциональные схемы применяют преимущественно для изучения принципов работы, а также при наладке, регулировке, контроле и ремонте. На начальных этапах проектирования, к которым можно отнести и все курсовые и дипломные проекты, выполняемые студентами, требуется разработка структурных, а не функциональных схем (чем часто грешат студенческие работы).

3.3. Схема электрическая принципиальная и перечень элементов к ней.

Особое значение для конструкции электронного устройства имеет принципиальная схема, определяющая полный состав элементов и связей между ними, дающая детальное представление о принципе работы изделия.

Согласно ГОСТ 2.702-75 на принципиальной схеме изображают все электрические элементы, необходимые для осуществления и контроля в изделии заданных электрических процессов, и все электрические связи между ними, а также электрические элементы (соединители, зажимы, колодки и другие соединительные устройства), которыми заканчиваются входные и выходные цепи. На принципиальной схеме допускается изображать и другие соединительные и монтажные элементы, устанавливаемые в изделии по конструктивным соображениям.

На принципиальной схеме должны быть однозначно определены все элементы, входящие в состав изделия и изображенные на схеме, данные об элементах должны быть записаны в перечень элементов. При этом связь перечня элементов с условными графическими обозначениями элементов должна осуществляться через позиционные обозначения.

Элементы в перечне помещают в алфавитном порядке их позиционных обозначений. Если несколько одинаковых элементов имеют позиционные обозначения с подряд идущими номерами, то они могут быть записаны в одной строке перечня элементов, но не разрешается помещать в одной строке перечня несколько одинаковых элементов, которые имеют позиционные обозначения не с последовательно идущими номерами.

Перечень элементов помещают на первом листе схемы, над основной надписью (и затем продолжают его влево с сохранением головки таблицы) или выполняют в виде отдельного документа, имеющего свое собственное обозначение ПЭЗ. В обоих случаях перечень элементов оформляют в виде таблицы, заполняемой сверху вниз, как показано на рис. 12. В данном перечне не указаны номера нормативных документов – ГОСТов или ТУ, по которым изготовлены перечисляемые элементы, поскольку в студенческих работах этого обычно не требуется.

На схеме однотипные элементы (например, резисторы) имеют позиционные обозначения, номера которых увеличиваются сверху вниз по схеме, а затем слева направо. Позиционное обозначение располагают сверху или справа от условного графического обозначения элемента. Позиционное обозначение микросхемы рекомендуется записывать в нижней части основного поля внутри микросхемы.

На принципиальной схеме около условных графических обозначений элементов, назначение или использование которых в условиях эксплуатации требует пояснения (переключатели, контрольные гнезда и т. п.), должны быть помещены соответствующие надписи. Надписи, предназначенные для нанесения на изделие, на схеме заключают в кавычки.

185			
20	110	10	
Позиц. обозначен.	НАИМЕНОВАНИЕ	Кол	ПРИМЕЧАНИЕ
D1...D4	Усилитель тока индикатора	4	
C1	Конденсатор К 53 – 14 – 16 В – 100 МКФ ± 20 %	1	
R1...R8	Резистор МЛТ – 0,125 – 2,2 кОм ± 5 %	2	
R9...R16	Резистор МЛТ – 0,125 – 2,2 кОм ± 5 %	2	
VT1...VT8	Транзистор КТ315В	8	
C1	Конденсатор К 76 – 3 – 250 В – 3,3 МКФ ± 5 %	1	
C2	Конденсатор К 73 – 17 – 63 В – 3,3 МКФ ± 5 %	1	
C3	Конденсатор К 53 – 14 – 16 В – 330 МКФ ± 20 %	1	
C4	Конденсатор К 73 – 17 – 63 В – 1 МКФ ± 5 %	1	
C5	Конденсатор КМ – 6 – М47 – 1000 ПФ ± 5 %	1	
C6...C9	Конденсатор КМ – 6 – М47 – 2200 ПФ ± 5 %	1	
L1...L3	Катушка индуктивности 3,3 Гн ± 20 %	3	Сердечник Б22 2000НМ1 с подстр. серд. ПР
R1, R2	Резистор МЛТ – 0,125 – 2,2 кОм ± 5 %	2	
R3	Резистор МЛТ – 0,125 – 1 кОм ± 5 %	1	
R4*	Резистор МЛТ – 0,25 – 220 Ом ± 5 %	1	
R5	Резистор МЛТ – 0,125 – 1 кОм ± 5 %	1	
R6...R9	Резистор МЛТ – 0,25 – 100 Ом ± 5 %	1	
R10	Резистор МЛТ – 0,125 – 2,2 кОм ± 5 %	1	
R11	Резистор МЛТ – 0,125 – 100 Ом ± 5 %	1	
R12	Резистор МЛТ – 0,125 – 10 кОм ± 5 %	1	
VD1, VD2	Варикап КВ104Д	2	
VT1...VT5	Транзистор КТ3102Д	5	

Рис. 12. Пример оформления перечня элементов к схеме электрической принципиальной.

Рекомендуется указывать технические требования к схемам: характеристики входных и выходных цепей изделия (частота, напряжение и т. д.), а также параметры, подлежащие измерению на контрольных гнездах. Подключение выводов микросхем к шинам питания и корпусной шине рекомендуется описывать в технических требованиях в виде таблицы. Эти требования помещают между основ-

ной надписью (угловым штампом) и перечнем элементов на поле чертежа. Так же, как и перечень элементов, группы технических требований продолжаютс справа налево.

Позиционные обозначения элементов, параметры которых подбирают при регулировании, отмечают на схеме и в перечне элементов звездочкой, как резистор R4* на рис. 12. В перечне указывают наименование и параметры элемента, параметры которого близки к расчетным.

3.4. Оформление повторяющихся функциональных групп из нескольких элементов.

В цифровых устройствах часто встречаются повторяющиеся функциональные группы из нескольких элементов, выполняющие идентичные функции и не объединенные в единые конструкции. На схеме принципиальной первую из таких функциональных групп можно обвести прямоугольной рамкой тонкой сплошной или штрих-пунктирной линией и пронумеровать все входящие и выходящие из него цепи, в том числе цепи питания и корпуса, начиная сверху вниз, слева направо.

Все последующие повторяющиеся группы, полностью совпадающие с первой, можно изображать в виде пустой рамки с уменьшенной высотой. Это позволяет сэкономить место на схеме и снижает ее трудоемкость.

Первую из повторяющихся цифровых функциональных групп при этом надо маркировать как D1 в правом верхнем углу рамки, а остальные – по нарастающему номеру (повторяющиеся аналоговые повторяющиеся группы надо маркировать как A1, A2 и т. д.). Все те же цепи, что подходили к первой функциональной группе, должны подходить и ко всем остальным повторяющимся функциональным группам и иметь такую же нумерацию.

Перечень элементов к схеме с повторяющимися функциональными группами, как показано на рис. 3, начинается с мини – перечня элементов, входящих в повторяющуюся функциональную группу и имеющих номера позиционных обозначений, не связанные с номерами позиционных обозначений всей схемы. Номера позиционных обозначений элементов в повторяющихся функциональных группах начинаются с 1 также как и номера позиционных обозначений элементов всей схемы. Поскольку одни позиционные обозначения применяются внутри своего мини – перечня, а другие вне его, то однозначность определения всех элементов, входящие в состав изделия и изображенных на схеме, при этом не нарушается.

Мини – перечень элементов, входящих в повторяющуюся функциональную группу, при записи его в перечень элементов всей схемы имеет позиционное обозначение D1...D4 (при четырех повторяющихся функциональных группах). Рекомендуется в колонке «Наименование» давать осмысленное название повторяющейся функциональной группе, например, «Разряд индикации». В колонке «Количество» ставится число повторяющихся функциональных групп. В тексте и на печатной плате элементы повторяющихся функциональных групп следует обозначать с использованием как номера функциональной группы, так и обозначения элемента внутри функциональной группы, например D2-R4.

3.5. Ошибки в оформлении студенческих работ

Наиболее часто в курсовых и дипломных работах студентов встречаются следующие ошибки:

1) вместо структурных схем разрабатывают схемы функциональные, а иногда и блок – схемы, которых вообще нет в конструкторской документации;

2) в структурных схемах вводятся элементы, назначение которых неясно из их названия, например, «схема управления», «блок контроля», «решающее устройство», «оптимизатор». Функции, которые выполняют такие устройства, невозможно определить из их названия и связей их с другими узлами, поэтому схема с такими узлами не поддается прочтению специалистами и не имеет смысла без разъясняющих комментариев. Если имеются проблемы с составлением простой и читаемой структурной схемы, то лучше часть этой схемы составить из элементов принципиальной схемы, которые в этом случае можно изображать в упрощенном виде;

3) используются различные размеры условных графических обозначений элементов, неоправданно увеличенных или уменьшенных по отношению к рекомендованным нормативными документами;

4) используются различные размеры букв и цифр в позиционных обозначениях элементов, в обозначениях цепей и выводов элементов, в технических требованиях;

5) позиционные обозначения элементов схемы располагают не справа или сверху от элемента, а слева или снизу от него, иногда даже на значительном расстоянии из-за проведенных неправильно линий связи;

6) в графах основной надписи на схеме, на перечне элементов или в пояснительной записке студент не ставит подпись и дату, или ставится дата, не соответствующая дню сдачи работы на проверку;

7) в графе (2) основной надписи записывают обозначение документа, которое не соответствует требованиям стандартов, так, например вместо ЭЗ (схема электрическая принципиальная) пишут СЭП;

8) отсутствуют технические требования, указывающие подключение выводов микросхем к шинам питания и корпуса;

- элементы, расположенные на схеме рядом, изображают или обозначают не полностью, а только первый и последний элемент (при параллельном соединении, как правило, нескольких одинаковых элементов допускается вместо изображения всех элементов изображать только один элемент, указывая количество всех элементов при помощи обозначения отвлечения).

ЛИТЕРАТУРА

Основная

1. Зельдин Е.А. Цифровые интегральные микросхемы в информационно-измерительной аппаратуре. Л. Энергоатомиздат. 1986 г. стр. 93. УДК 681.518.3:621.3.049.77.
2. Потемкин И.С. Функциональные узлы цифровой автоматики.– М.: Энергоатомиздат, 1988.– 320 с.
3. Пухальский Г.И., Новосельцева Т.Я. Проектирование дискретных устройств на интегральных микросхемах: Справочник.– М.: Радио и связь, 1990.– 304 с.
4. Цифровые интегральные микросхемы: Справочник.– Богданович М.И. и др.– Мн.: Беларусь, 1991.– 493 с.
5. Шило В.Л. Популярные цифровые микросхемы: Справочник.– 2-е изд., исправленное.– М.: Радио и связь, 1989.– 352 с.
6. Янсен Й. Курс цифровой электроники: В 4-х т. Пер. с голланд.– М.: Мир, 1987.

Дополнительная

1. Отраслевой стандарт. Микросхемы интегральные полупроводниковые серий 131, К131, 155, К155, 158, К158. Руководство по применению. ОСТ 11340.909–80.
2. Отраслевой стандарт. Микросхемы интегральные серий 564. Руководство по применению. ОСТ 11340.907–80.
3. Сапаров В.Е., Максимов Н.А. Системы стандартов в электросвязи и радиоэлектронике: Учеб. пособие для вузов. – М.: Радио и связь, 1985. – 248 с.
4. Разработка и оформление конструкторской документации РЭА: Справ. пособие / Э.Т. Романычева, А.К. Иванова, А.С. Куликов, Т.П. Новикова. – М.: Радио и связь, 1984. – 256 с.
5. Храбров Е.А., Красовская Н.А. Методические указания и задания по выполнению контрольной работы для студентов специальности 20.05 по курсу "Основы Цифровой электроники" заочного факультета. Гомельский политехнический институт.: Метод.указ. № 1907, 100 экз., 1994.– 34 с.
6. Пухальский, Г. И. цифровые устройства : учеб. пособие для втузов / Г. И. Пухальский, Т. Я. Новосельцева. – Санкт-Петербург : Политехника, 1996. – 885 с.

СОДЕРЖАНИЕ

Теоретические сведения.....	3
1. Общие сведения о цифровых микросхемах.....	3
1.2. Применение отрицательной логики.....	4
1.3. Общие сведения о ТТЛ логических элементах.....	4
1.4. Основные сведения о КМОП микросхемах.....	6
1.5. Инвертор КМОП.....	7
1.6. Неиспользуемые входы логических элементов.....	11
1.7. Генераторы импульсов на цифровых микросхемах.....	11
2. Задание на курсовую работу.....	17
3. Сведения по оформлению курсовой работы.....	18
3.1. Пояснительные записки в студенческих работах.....	18
3.2. Схемы как конструкторские документы.....	20
3.3. Схема электрическая принципиальная и перечень элементов к ней ..	22
3.4. Оформление повторяющихся функциональных групп из нескольких элементов.....	26
3.5. Ошибки в оформлении студенческих работ.....	27
4. Литература.....	28

ПРИЛОЖЕНИЕ 1

Библиотека ГГТУ им. П.О.Сухого

185			
20	110	10	
Позиц. обозначен.	НАИМЕНОВАНИЕ	Кол	ПРИМЕЧАНИЕ
D1...D4	Усилитель тока индикатора	4	
C1	Конденсатор К 53 – 14 – 16 В – 100 МКФ ± 20 %	1	
R1...R8	Резистор МЛТ – 0,125 – 2,2 кОм ± 5 %	2	
R9...R16	Резистор МЛТ – 0,125 – 2,2 кОм ± 5 %	2	
VT1...VT8	Транзистор КТ315В	8	
C1	Конденсатор К 76 – 3 – 250 В – 3,3 МКФ ± 5 %	1	
C2	Конденсатор К 73 – 17 – 63 В – 3,3 МКФ ± 5 %	1	
C3	Конденсатор К 53 – 14 – 16 В – 330 МКФ ± 20 %	1	
C4	Конденсатор К 73 – 17 – 63 В – 1 МКФ ± 5 %	1	
C5	Конденсатор КМ – 6 – М47 – 1000 ПФ ± 5 %	1	
C6...C9	Конденсатор КМ – 6 – М47 – 2200 ПФ ± 5 %	1	
L1...L3	Катушка индуктивности 3,3 Гн ± 20 %	3	Сердечник Б22 2000НМ1 с подстр. серд. ПР
R1, R2	Резистор МЛТ – 0,125 – 2,2 кОм ± 5 %	2	
R3	Резистор МЛТ – 0,125 – 1 кОм ± 5 %	1	
R4*	Резистор МЛТ – 0,25 – 220 Ом ± 5 %	1	
R5	Резистор МЛТ – 0,125 – 1 кОм ± 5 %	1	
R6...R9	Резистор МЛТ – 0,25 – 100 Ом ± 5 %	1	
R10	Резистор МЛТ – 0,125 – 2,2 кОм ± 5 %	1	
R11	Резистор МЛТ – 0,125 – 100 Ом ± 5 %	1	
R12	Резистор МЛТ – 0,125 – 10 кОм ± 5 %	1	
VD1, VD2	Варикап КВ104Д	2	
VT1...VT5	Транзистор КТ3102Д	5	

Рис. 3. Пример оформления перечня элементов к схеме электрической принципиальной.

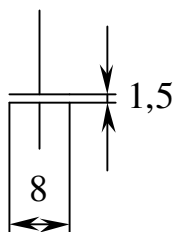
ПРИЛОЖЕНИЕ 2

Условные графические обозначения в схемах электрических

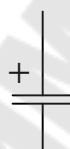
В схемах электрических принципиальных условные графические обозначения (УГО) основных электрорадиоэлементов, полупроводниковых приборов, коммутационных изделий и микросхем должны иметь в соответствии с стандартами ЕСКД следующие виды и размеры:

Конденсатор:

постоянной емкости

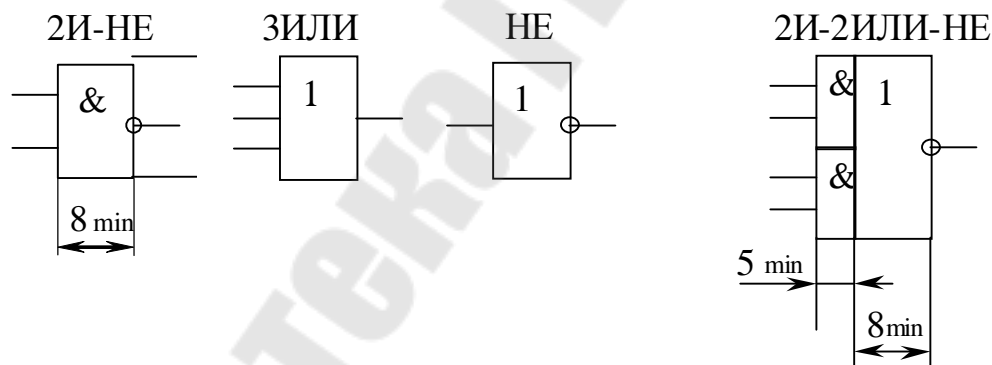


электролитический



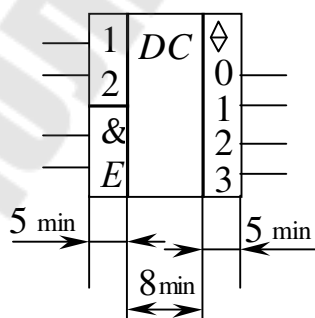
Микросхема:

логический элемент

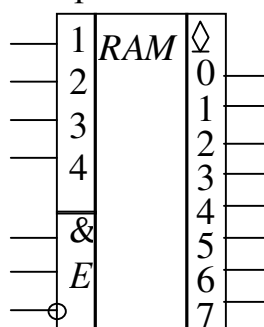


микросхема средней и большой степени интеграции

дешифратор
с Z - состоянием

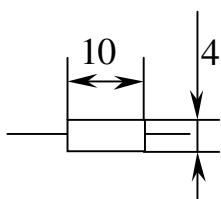


запоминающее устройство с вы-
ходом с открытым коллектором

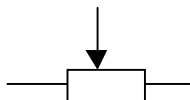


Резистор:

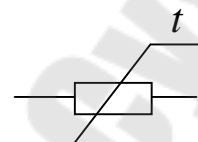
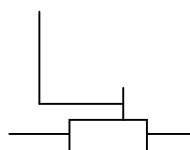
постоянный



термозависимый

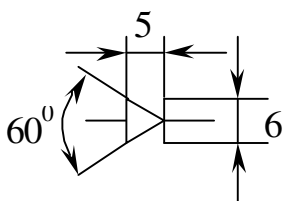


переменный подстроечный

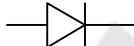


Диод:

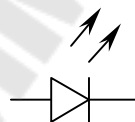
выпрямительный,
импульсный



стабилитрон



светодиод

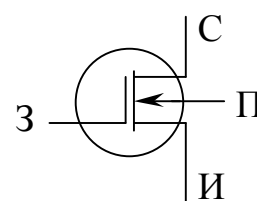
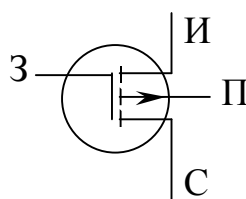
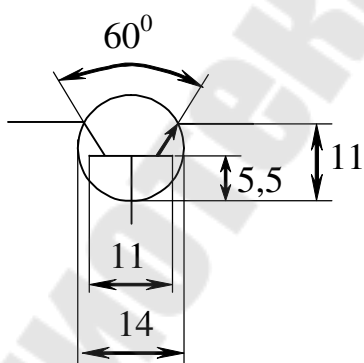


Транзистор:

биполярный *p-p-n*

полевой *p*МОП с
индуцированным каналом

полевой *n*МОП с
встроенным каналом



В условных графических обозначениях транзисторов корпус (окружность) можно не изображать, если смысл изображения не меняется и корпус не используется для электрического подключения.

Выходы МОП транзисторов З – затвор, И – исток, П – подложка, С – сток. При положительном питании каскадов у *p*МОП транзисторов выводы истоков обычно изображают сверху, а у *n*МОП транзисторов выводы истоков – снизу, как это показано выше.

Храбров Евгений Александрович
Котова Юлия Евгеньевна

ЦИФРОВАЯ ЭЛЕКТРОНИКА

**Методические указания
и задания к курсовой работе
по одноименной дисциплине
для студентов специальности 1-36 04 02
«Промышленная электроника»
дневной и заочной форм обучения
В двух частях
Часть 1**

Подписано к размещению в электронную библиотеку
ГГТУ им. П. О. Сухого в качестве электронного
учебно-методического документа 01.02.10.

Пер. № 114Е.

E-mail: ic@gstu.by

<http://www.gstu.by>